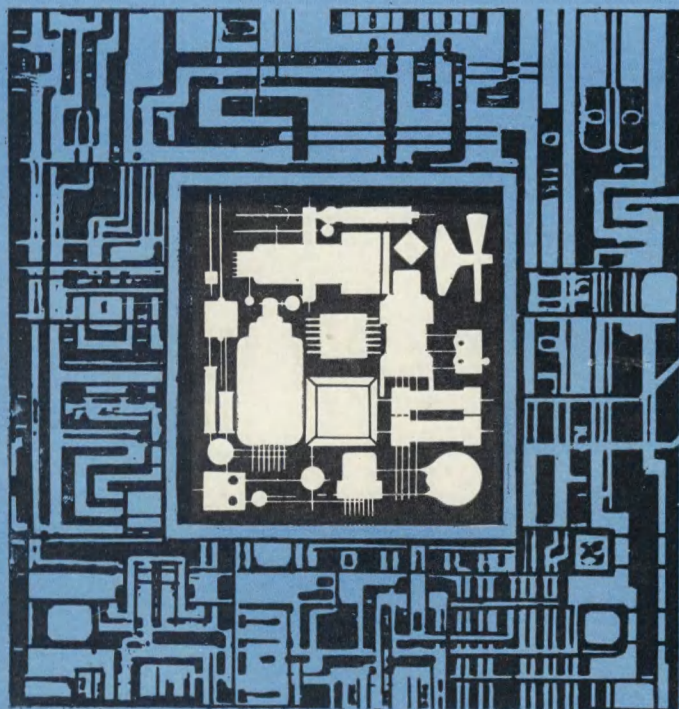


МАССОВАЯ БИБЛИОТЕКА ИНЖЕНЕРА

ЭЛЕКТРОНИКА

33

С. О. МКРТЧЯН
ПРЕОБРАЗОВАТЕЛИ УРОВНЕЙ
ЛОГИЧЕСКИХ ЭЛЕМЕНТОВ



МАССОВАЯ БИБЛИОТЕКА ИНЖЕНЕРА

ЭЛЕКТРОНИКА

ВЫПУСК 33

С. О. Мкртчян

**ПРЕОБРАЗОВАТЕЛИ
УРОВНЕЙ
ЛОГИЧЕСКИХ
ЭЛЕМЕНТОВ**

МОСКВА «РАДИО И СВЯЗЬ» 1982



Scan AAW

ББК 32.844.1
М11
УДК 621.374(088.8)

Мкртчян С. О.

М11 Преобразователи уровней логических элементов.
М.: Радио и связь, 1982. — 64 с., ил. — (Массовая
б-ка инженера «Электроника», вып. 33).

15 к.

Рассмотрены электрические схемы преобразователей (с-гласователей) уровней различных типов интегральных логических элементов, применяемых в современной микроэлектронной аппаратуре. Описаны конкретные схемы преобразователей, проанализированы их достоинства и недостатки.

Предназначена для инженеров, разрабатывающих и применяющих интегральные микросхемы и микроэлектронную аппаратуру. Может быть также полезна студентам, специализирующимся по микроэлектронике и вычислительной технике.

М $\frac{240300000-105}{046(01)-82}$ 68-82

ББК 32.844.1

6Ф0.3

РЕДАКЦИОННАЯ КОЛЛЕГИЯ

В. М. Пролейко (отв. редактор), *В. М. Вальков*, *Б. Ф. Высоцкий*, *В. И. Котиков*, *И. В. Лебедев*, *Э. А. Лукин*, *Ю. Р. Носов*, *В. И. Стафеев*, *В. Н. Сре-тенский* (зам. отв. редактора), *Б. Ю. Степанов*, *Г. Г. Горбунова*, *В. А. Шахнов*.

РЕЦЕНЗЕНТЫ: кандидаты техн. наук **А. Н. КАРМАЗИНСКИЙ** и
Ю. Е. НАУМОВ.

Редакция литературы по электронной технике

Сеник Оганесович Мкртчян

Преобразователи уровней логических элементов

Редактор *И. М. Волкова*
Художественный редактор *Н. С. Шейн*
Технический редактор *Л. К. Грачева*
Корректор *Н. М. Давыдова*

ИБ № 121

Сдано в набор 17.12.81	Подписано в печать 2.04.82	Т-06475
Формат 84×108 ¹ / ₃₂	Бумага кн.-журн.	Гарнитура литературная
Печать высокая	Усл. печ. л. 3,36	Усл. кр.-отт. 3,675
Тираж 30 000 экз.	Изд. № 19596	Уч.-изд. л. 3,3
	Зак № 1379	Цена 15 к.

Издательство «Радио и связь». 101000 Москва, Главпочтамт. а/я 693

Московская типография № 10 Союзполиграфпрома при Государственном комитете СССР по делам издательств, полиграфии и книжной торговли. 113114, Москва, М-114, Шлюзовая наб., 10

*Посвящаю светлой памяти чл.-
корр. АН СССР, профессора
Б. С. Сотскова*

Предисловие

В настоящее время электронная промышленность нашей страны выпускает цифровые интегральные микросхемы (ИС) разных типов [1, 2]. Эти ИС отличаются друг от друга как конструктивно-технологическими, так и электрическими характеристиками, в частности входными — выходными сигналами. При проектировании на ИС сложной микроэлектронной аппаратуры (МЭА) для сопряжения различных блоков аппаратуры, построенных на разных ИС, возникает необходимость в разработке специальных схем, преобразующих выходные сигналы ИС одного типа во входные сигналы ИС другого типа. Эти специальные схемы называются преобразователями уровней или согласователями.

За последние годы с развитием интегральной электроники в нашей технической литературе появилось много хороших книг советских и зарубежных авторов, посвященных различным вопросам анализа, расчета и проектирования цифровых ИС и МЭА на них. Однако по преобразователям уровней нет пока ни одной книги. Это в известной степени затрудняет задачу проектировщиков ИС и МЭА, так как имеющиеся довольно скудные сведения и примеры конкретных схем преобразователей разбросаны по разным источникам. Поэтому цель брошюры — обобщить и дополнить имеющуюся информацию по преобразователям уровней логических элементов и в некоторой степени восполнить этот пробел.

Будут рассмотрены преобразователи уровней наиболее распространенных в настоящее время интегральных логических элементов, а именно: элементов транзисторно-транзисторной логики (ТТЛ), эмиттерно-связанной логики (ЭСЛ), интегральной инжекционной логики (И²Л) и элементов на транзисторах со структурой металл — диэлектрик — полупроводник (МДП). Основное внимание уделено вопросам схемотехники преобразова-

телей. При написании использованы материалы советской и зарубежной технической литературы, а также некоторые результаты собственных исследований автора.

Материал книги изложен в семи главах. Глава 1 носит вводный характер. Она посвящена краткому описанию характеристик основных типов логических элементов и общим вопросам проектирования преобразователей. Последующие главы посвящены преобразователям уровней упомянутых выше четырех типов логических элементов, причем в каждой из них рассматривается прямое и обратное преобразование уровней между двумя типами логических элементов.

Считаю приятным долгом выразить свою признательность рецензентам рукописи кандидатам технических наук, доцентам А. Н. Кармазинскому и Ю. Е. Наумову за полезные замечания, учтенные при ее переработке.

Замечания и пожелания по содержанию книги прошу направить в издательство «Радио и связь» по адресу: г. Москва, Главпочтамт, а/я 693.

1. Основные классы интегральных логических схем и их характеристики

Когда полтора века тому назад Чарльз Беббедж создал первую вычислительную машину на механических элементах—зубчатых шестеренках и когда в 40-х годах нашего века Джон фон Нейман, Айкен и другие создали первую универсальную вычислительную машину на электромеханических элементах — реле, то они вряд ли могли вообразить, какой гигантский скачок сделает цифровая техника во второй половине XX века менее чем за 20 лет своего развития. Именно такой скачок был сделан в области элементной базы цифровой техники со времени появления первых интегральных микросхем (ИС) в 1960 г. Сегодня интегральная электроника достигла невероятно высоких функциональных плотностей и скоростей переключения логических элементов, малого энергопотребления и габаритов, появились разнообразные физические и схемотехнические принципы реализации логических функций. И это интенсивное развитие продолжается.

Существующие в настоящее время цифровые ИС с точки зрения схемотехники можно разбить на следующие основные классы:

— резисторно-транзисторные логические (РТЛ) и их модификации (с непосредственными связями, с емкостными связями и др.)

— диодно-транзисторные логические (ДТЛ);

— транзисторно-транзисторные логические (ТТЛ) и их модификации (с модифицированным сложным инвертором, с диодами Шоттки и др.);

— эмиттерно-связанные логические (ЭСЛ) и их модификации (одноступенчатые и многоступенчатые, с логикой на эмиттерных повторителях и пр.);

— схемы на транзисторах со структурой металл—диэлектрик—полупроводник (МДП) и их разновидности (статические, динамические, комплементарные, с зарядовой связью и пр.);

— интегрально-инжекционные логические (И²Л) или схемы с совмещенными транзисторами.

РТЛ- и ДТЛ-схемы относятся к первому поколению ИС. В настоящее время их постепенно снимают с производства, так как они являются низкочастотными и обладают малой степенью интеграции. Вместе с тем появившиеся за последние годы И²Л-схемы завоевывают все более прочные позиции как наиболее перспективные bipolarные схемы для БИС [3]. Исходя из этого, далее мы рассмотрим только ТТЛ, ЭСЛ, И²Л и МДП-схемы.

Каждый из рассматриваемых классов схем имеет определенные параметры входных и выходных сигналов, отличающиеся от параметров других схем. Это относится прежде всего к значениям вход-

ных и выходных уровней напряжения, соответствующих «1» и «0». Рассматриваемые классы интегральных микросхем различаются также величинами и направлениями входных и выходных токов, вследствие чего они не могут сопрягаться непосредственно. Более того, часто различные серии ИС одного и того же класса отличаются по питающим напряжениям, по предельным значениям логических уровней и т. д. По этой причине разработка преобразователей уровней

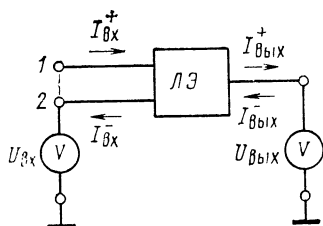


Рис. 1. Направления входных и выходных токов логического элемента

(ПУ) с соответствующими параметрами и удовлетворяющими требованиям интегральной технологии является актуальной задачей.

Каждый интегральный логический элемент (ЛЭ) характеризуется «набором» входных и выходных статических и динамических параметров; некоторые из них показаны на рис. 1. К статическим параметрам относятся: входное напряжение $U_{вх}$, выходное напряжение $U_{вых}$, уровень «1» сигнала U_1^+ , уровень «0» сигнала U_0^- , допустимая статическая помеха на нулевом уровне (помехозащищенность снизу) $U_{п}^+$, то же на единичном уровне (помехозащищенность сверху) $U_{п}^-$, входной ток $I_{вх}$, выходной ток $I_{вых}$, ток нагрузки $I_{н}$.

Средние значения этих параметров, пределы их изменений и их полярности у разных ЛЭ разные.

Для удобства дальнейшего изложения введем следующие обозначения. Наименьшее и наибольшее значения некоторой величины V обозначим \underline{V} и \overline{V} соответственно. Если ток $I_{вх}$ направлен в схему, обозначим его $I_{вх}^+$, если из схемы, $I_{вх}^-$ (см. рис. 1). Напряжение питания схем обозначим через E с соответствующим индексом. Далее при анализе схем будем придерживаться позитивной логики, при которой «1» соответствует высокий уровень потенциала.

Значения параметров рассматриваемых классов логических схем при наихудшем сочетании дестабилизирующих факторов и технологических разбросов приведены в таблице. В этой таблице значения входных и выходных токов даны для тех случаев, когда на соответствующих выводах ЛЭ имеется уровень «1» (I^+) или «0» (I^-), ЭСЛ-схемы серий К100 и К500 имеют питающее напряжение $-5,2$ В, однако для простоты и общности анализа параметры этих схем в таблице приведены с перерасчетом на -5 В. В четвертом столбце таблицы приведены параметры И²Л-схем без диодов Шоттки. В последнем столбце таблицы приведены типовые значения параметров n -канальных и p -канальных МДП-схем, а в фигурных скобках — комплементарных МДП-схем.

Очевидно, что в небольшой таблице невозможно охватить все параметры всех разновидностей и модификаций существующих классов ИС. Поэтому здесь приведены лишь типовые значения некоторых параметров. В ряде случаев значения входных и выходных токов в таблице даны равными нулю, хотя при строгом подходе

они отличны от нуля. Но подобные упрощения не имеют принципиального значения и не отражаются на решении рассматриваемой задачи.

Для удобства введем также обозначения уровней U^1 и U^0 для каждого типа схем: ТТЛ — U_T , ЭСЛ — U_{\ominus} , МДП — U_M , И²Л — $U_{\text{И}}$.

В схеме согласования ЛЭ различных типов (рис. 2,а) ПУ по входу связан с ЛЭ1, а по выходу — с ЛЭ2. Поэтому, если ЛЭ1 и ЛЭ2 — элементы различных типов, то логические уровни входного и выходного сигналов ПУ всегда различаются. Таким образом, в от-

Основные статические параметры ЛЭ

Параметр, единица измерения	Схема			
	ТТЛ	ЭСЛ	И ² Л	МДП {КМДП}
$E, \text{ В}$	$+5 \pm 5\%$	$+5 \pm 5\%$	$+ (1 \div 2) \pm 5\%$	$-(12.6 \div 27) \pm 10\%$ { $+9 \pm 5\%$ }
$U^0, \text{ В}$	$\leq 0,4$	$-1,5 \div -1,9$	$\leq +0,05$	$-7 \div -10$ { $+0,3$ }
$U^1, \text{ В}$	$+2,4 \div +4,5$	$-0,7 \div -0,95$	$+0,6 \div +0,85$	$-2 \div -3$ { $+8,2$ }
$I_{\text{вх}}^+, \text{ мА}$	$\leq 0,1$	$\leq 0,3$	0	1,5 мкА
$I_{\text{вх}}^-, \text{ мА}$	$\leq 1,6$	0	10 ÷ 50 мкА	$\leq 1,5 \text{ мкА}$
$I_{\text{вых}}^+, \text{ мА}$	≤ 1	$\leq (3 \div 22)$	0	$\leq 2,5$
$I_{\text{вых}}^-, \text{ мА}$	≤ 16	≤ 3	$\leq 20 \text{ мкА}$	$\leq 0,5$
$U_{\text{П}}^{\pm}, \text{ В}$	$\leq 0,6$	$\leq 0,2$	$\leq 0,1$	≤ 1 { $\leq 0,9$ }

личие от логических элементов, у которых логические уровни входных и выходных сигналов всегда совпадают, в ПУ входные и выходные уровни всегда различаются. Это характерный признак ПУ. Очевидно, чтобы вход ПУ (рис. 2,а) можно было бы соединить с выходом ЛЭ1, его входной каскад П1 (рис. 2,б) должен быть построен по принципу входного каскада ЛЭ1. Аналогично должен быть построен и выходной каскад П3. Это — второй характерный признак схем ПУ.

В схемах ПУ, как правило, применяются питающие напряжения как ЛЭ1, так и ЛЭ2. Если входные и выходные характеристики (помехоустойчивость, нагрузочная способность и пр.) ПУ аналогичны соответствующим ЛЭ, то при конструировании МЭА расстояния между ПУ и логическими микросхемами могут быть произвольными

в пределах, оговоренных ТУ и другими нормативно-техническими документами на соответствующие серии ИС. В некоторых случаях, если расстояния ЛЭ1—ПУ и ПУ—ЛЭ2 (рис. 2,а) небольшие, например, когда ЛЭ1, ПУ и ЛЭ2 размещены на одной и той же плате типового элемента замены (ТЭЗ) или в одном корпусе микросхемы, то схему ПУ можно упростить, исключив из нее каскады П1 или П3 или оба. В общем случае, когда предполагается изготовить ПУ в виде отдельной ИС или микросборки, то желательно, чтобы ПУ содержал все три каскада, так как при этом ограничения на длину связей между ПУ и логическими микросхемами будут такими же,

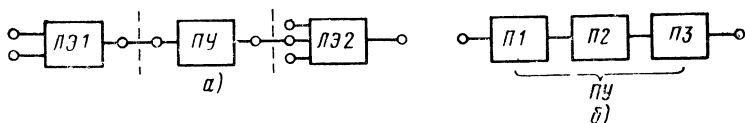


Рис. 2. Функциональная схема согласования ЛЭ различных типов (а) и структурная схема ПУ (б):

П1 — входной каскад ПУ; П2 — собственно ПУ, П3 — выходной каскад ПУ

как для связей между логическими микросхемами в данной аппаратуре. Это в определенной степени облегчит конструирование электронных блоков аппаратуры.

В последующих главах при изложении материала мы не будем придерживаться строго приведенной структуры ПУ и рассмотрим схемы как с входными и выходными каскадами, так и без них, основное внимание уделяя принципиальным особенностям тех или иных схем.

Преобразователи уровней для ДТЛ-схем в брошюре не описаны, хотя некоторые ДТЛ-ИС (например, серии 217, 156 и пр.) пока применяются в практике проектирования цифровых устройств. Однако, поскольку входные и выходные характеристики ДТЛ- и ТТЛ-схем во многом идентичны или близки, рассматриваемые далее преобразователи ТТЛ-схем в большинстве случаев пригодны также для согласования ДТЛ-схем. При изложении материала по схемам ПУ на МДП-транзисторах мы будем касаться только МДП-транзисторов с индуцированным каналом, имея в виду, что перевод схем на транзисторы со встроенным каналом не представляет особого труда. Будут рассмотрены ПУ на МДП-схемах на p -канальных и n -канальных транзисторах и комплементарные МДП-схемы. В некоторых случаях помимо основных параметров схем ПУ будут приведены также их входные и выходные характеристики.

2. Преобразователи уровней ТТЛ \rightleftharpoons ЭСЛ

2.1. Преобразователи ТТЛ \rightarrow ЭСЛ

В настоящее время ТТЛ- и ЭСЛ-схемы наиболее широко применяются в электронной аппаратуре. На базе ТТЛ-схем выпускаются быстродействующие ИС серий

K130, K131, K133, K155 и др. в различном исполнении [1]. Эти серии не содержат в своем составе преобразователей уровней. На базе ЭСЛ-схем выпускаются серии K137, K138, K187, K191, K100 и K500 и пр. Из них преобразователи ТТЛ→ЭСЛ содержат только серии K100 и K500. По составу серии K100 и K500 полностью идентичны и различаются лишь конструктивным исполнением и величинами некоторых параметров. Преобразова-

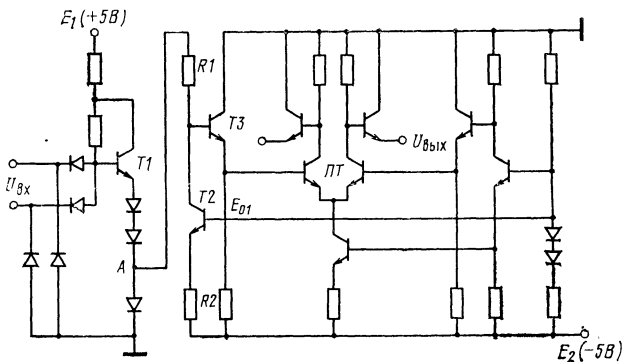


Рис. 3. Базовая электрическая схема преобразователя ТТЛ→ЭСЛ (микросхема K500 ПУ124)

тели уровней ТТЛ→ЭСЛ содержат микросхемы K100ПУ124 и K500ПУ124. Прототипом этих микросхем является микросхема МС10124 серии МЕСЛ-10 000 фирмы Motorola.

Микросхема ПУ124 содержит четыре преобразователя уровней, каждый с двумя входами, с прямым и инверсным выходами, причем вторые входы преобразователей соединены вместе и используются в качестве общего блокирующего входа (рис. 3).

Как видно из рис. 3, входной каскад схемы несколько отличается от входных каскадов стандартных ТТЛ- и ДТЛ-схем. Если в ТТЛ-схеме входной многоэмиттерный транзистор (МЭТ) работает в режиме насыщения, то здесь транзистор $T1$ не входит в насыщение. Кроме того, здесь для повышения помехозащищенности $U_{\text{п}}^+$ порог переключения схемы повышен на значение $U_{\text{д}}$ путем включения дополнительного (третьего) диода между эмиттером транзистора $T1$ и шиной заземления. Транзистор $T2$ с помощью опорного напряжения E_{01} обеспечи-

вает режим генератора тока во входном каскаде переключателя тока (ПТ). Другими словами, независимо от входных сигналов через резистор $R1$ протекает постоянный ток I_1 (если базовыми токами транзисторов пренебречь), равный току I_2 через $R2$:

$$I_1 = I_2 = (E_{01} - U_{бэ} - E_2) / R_2. \quad (2.1)$$

Это означает, что перепад напряжения в точке A почти полностью передается на базу $T3$, следовательно, и на вход ПТ. Если принимать $U_d \approx U_{бэ}$, то в предельных случаях $U_A = +U_d$, когда на входе схемы $U_{вх} = U^1_T$, и $U_A = \bar{U}^0_T - 2U_d$, когда $U_{вх} = U^0_T$.

В этой схеме все транзисторы работают в активном режиме, благодаря чему задержка схемы сведена к минимуму. Однако, как видно из рис. 3, схема довольно сложна и содержит несколько последовательно соединенных каскадов. Кроме того, она потребляет большую мощность: помимо токов основного ПТ и источника опорных напряжений токи протекают через $T1$ и последующие диоды, через $T2$ и $T3$.

Существуют модифицированные и несколько упрощенные варианты этой схемы преобразователя [4, 5]. В одном из этих вариантов (рис. 4) [4] входной каскад, по существу, повторяет входной каскад предыдущей схемы с той разницей, что здесь смещение входных уровней осуществляется не на диодах, как в предыдущей схеме, а на резистивном делителе $R2, R3$. Из-за этого несколько ухудшается крутизна передаточной характеристики (ПХ) схемы, т. е. расширяется зона переключения на ПХ. Здесь, очевидно, для организации второго выхода необходимо добавить резистор в коллекторную цепь информационного транзистора ПТ и эмиттерный повторитель. Для нормальной работы схемы потенциал в точке A должен удовлетворять следующим условиям:

$$U_A > E_{01} \text{ при } U_{вх} = U^1_T; \quad (2.2)$$

$$U_A < E_{01} \text{ при } U_{вх} = U^0_T,$$

где E_{01} — опорное напряжение ПТ.

Очевидно, что для симметричности помехозащищенностей и задержек схемы желательно, чтобы источник опорного напряжения E_{01} был расположен на середине перепада уровней напряжения в точке A . Принимая

$U_D \approx U_{\text{бэ}}$ и пренебрегая базовыми токами транзисторов $T1, T2$, определим это условие:

$$U^1_T - (U^1_T - E_2) R_2 / (R_2 + R_3) = E_{\text{о1}} + \Delta U; \quad (2.3)$$

$$U^0_T - (U^0_T - E_2) R_2 / (R_2 + R_3) < E_{\text{о1}} - \Delta U.$$

Из этих выражений, задавая ΔU , определяем сопротивления R_2, R_3 .

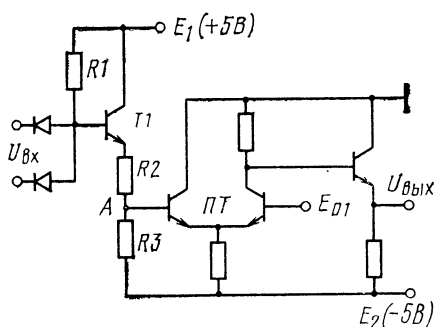


Рис. 4. Схема преобразователя ТТЛ \rightarrow ЭСЛ

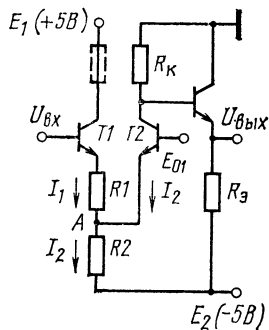


Рис. 5. Упрощенная схема преобразователя ТТЛ \rightarrow ЭСЛ

Рассмотрим более упрощенный вариант преобразователя ТТЛ \rightarrow ЭСЛ (рис. 5). Особенность этой схемы в том, что здесь входной ток направлен в схему:

$I_{\text{вх}}^+ = I_{\text{бТ1}}$ (рис. 1). Поскольку ТТЛ-схема допускает небольшой выходящий ток нагрузки (см. табл. 1), а базовый ток транзистора $T1$ составляет доли миллиампера ($I_{\text{б}} = I_{\text{к}} / \beta$), то эту схему можно непосредственно подключать к выходу ТТЛ-схемы, не нарушая нормального режима ее работы.

Сопротивления R_1 и R_2 определяются из следующих условий. Когда $U_{\text{вх}} = U^0_T$, $U_A = E_{\text{о1}} - U_{\text{бэ}}$ и транзистор $T2$ открыт. Обозначим I_1 ток через $T1$ и I_2 ток через $T2$ (см. рис. 5):

$$I_1 \approx (U^0_T - U_{\text{бэ}} - U_A) / R_1; \quad I_2 = U_{\text{к}} / R_{\text{к}},$$

$$U_A = E_{\text{о1}} - U_{\text{бэ}}; \quad U_{\text{к}} = U^0_{\text{э}} + U_{\text{бэ}};$$

$$I = I_1 + I_2 = (U_A - E_2) / R_2,$$

где U_T^0 , U_{Θ}^0 — значение U^0 соответственно для ТТЛ- и ЭСЛ-схем. Здесь и далее базовыми токами пренебрегаем.

Сделав соответствующие подстановки, получим условие отпираания транзистора $T2$:

$$\frac{U_T^0 - E_{01}}{R_1} + \frac{U_{\Theta}^0 + U_{\Theta 3}}{R_K} = \frac{E_{01} - U_{\Theta 3} - E_2}{R_2}. \quad (2.4)$$

Когда $U_{ВХ} = U_T^1$, то $U_A \geq E_{01}$ и транзистор $T2$ заперт. При этом

$$I = I_1 = (U_T^1 - U_{\Theta 3} - U_A) / R_1 = (U_A - E_2) / R_2. \quad (2.5)$$

Решая систему уравнений (2.4) и (2.5), находим значения R_1 , R_2 , которые обеспечивают нормальное функционирование схемы.

Рассматриваемая схема преобразователей уровней ТТЛ \rightarrow ЭСЛ (рис. 5) имеет один весьма существенный недостаток — очень пологую передаточную характеристику, вследствие чего помехозащищенность схемы низка.

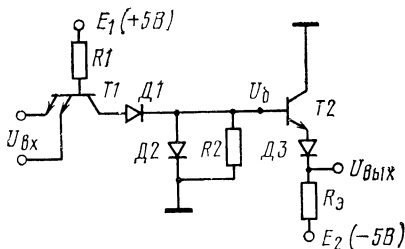


Рис. 6. Вариант схемы преобразователя ТТЛ \rightarrow ЭСЛ

Чтобы уменьшить мощность, выделяемую на транзисторе $T1$, в его коллекторную цепь можно включить резистор (на рис. 5 показан штриховой линией). Поскольку все транзисторы этой схемы работают в активном режиме, то задержки схемы минимальны.

В этой схеме для организации входов ИЛИ параллельно транзи-

стору $T1$ подключают необходимое количество транзисторов, базы которых являются соответствующими входами преобразователя. Кроме того, при незадействованном входе может произойти самоотпирание транзистора $T1$ из-за тока $I_{КБ0}$. Чтобы предотвратить это, базу транзистора $T1$ надо через резистор подключить к источнику питающего напряжения $+5$ В. При этом направление тока нагрузки для предшествующей ТТЛ-схемы станет нормальным.

Рассмотрим другой вариант преобразователя ТТЛ \rightarrow \rightarrow ЭСЛ (рис. 6). Когда $U_{\text{вх}}=U^0_{\text{T}}$, диод $D1$ заперт, $U_6=-I_6R_2$, где I_6 — ток базы транзистора $T2$. Если принять $I_{\text{к}}=5$ мА, $\beta=20$, то $I_6=0,25$ мА. Поскольку $U_{\text{вых}}=U_6-2U_{\text{бэ}}\approx-1,6$ В, то значение U_6 задаем равным $-0,1$ В. Тогда $R_2=0,1$ В/ $0,25$ мА= 400 Ом. Если $U_{\text{вх}}=U^1_{\text{T}}$, то ток по цепи $R1, D1, D2$ равен

$$I_1=(E_1-3U_{\text{бэ}})/R_1. \quad (2.6)$$

Задаем $I_1=4$ мА. Тогда, если пренебречь инверсными токами транзистора $T1$ и базовым током $T2$, можно показать, что через диод $D2$ и резистор $R2$ протекает ток 2 мА, так как $U_6=U_{\text{д}}\approx+0,8$ В. В этом случае $U_{\text{вых}}=U_6-2U_{\text{бэ}}=-0,8$ В. Другими словами, схема обеспечивает на выходе ЭСЛ-уровни. Однако эта схема имеет ряд недостатков. Первый из них — большой входной ток: из (2.6) при $I_1=4$ мА и $U_{\text{бэ}}\approx 0,8$ В следует, что $R_1=650$ Ом. Поэтому, когда $U_{\text{вх}}=U^0_{\text{T}}$,

$$I_{\text{вх}}=(E_1-U_{\text{бэ}}-U^0_{\text{T}})/R_1\approx 6,5 \text{ мА.}$$

Следовательно, вход этой схемы преобразователя эквивалентен четырем стандартным ТТЛ-входам. Вторым недостатком заключается в том, что, когда $U_{\text{вх}}=U^1_{\text{T}}$, транзистор $T2$ работает на границе области насыщения и при наилучшем сочетании параметров может войти в насыщение в результате прямого смещения коллекторного перехода. Еще один недостаток — пологая передаточная характеристика и плохая помехозащищенность снизу.

В ряде случаев используют комбинированные схемы ПУ, которые кроме преобразования уровней выполняют также логическую функцию (рис. 7) [6]. Здесь на входы x_1 и x_2 подают ТТЛ-сигналы, а на вход x_3 — ЭСЛ-сигнал. На выходе F реализуется логическая функция $F=x_1x_2\vee x_3$, причем выходной логический сигнал имеет ЭСЛ-уровни (выходные ЭП на схеме не показаны).

Транзисторы $T3, T4, T10, T11$ включены в диодном режиме, $T5$ — в режиме генератора тока, $T8$ — опорный транзистор переключателя тока. В качестве опорного напряжения используется потенциал на коллекторе информационных транзисторов $T6, T7$. При этом передаточная характеристика схемы имеет петлю гистерезиса. Поэтому схема имеет высокую помехозащищенность. Рассматриваемая схема помимо сложности и большой

потребляемой мощности имеет еще один существенный недостаток: при определенном сочетании сигналов транзистор $T8$ может войти в насыщение, вследствие чего исказится выходной сигнал и увеличится задержка схемы. Действительно, если транзисторы $T6$ и $T7$ заперты, напряжение на их коллекторе, а следовательно, и на базе транзистора $T8$ равно приблизительно нулю. В этом режиме транзистор $T8$ открыт и на выходе F должны получить $U^0_a \approx -1,6$ В. Следовательно, на коллекторе $T8$

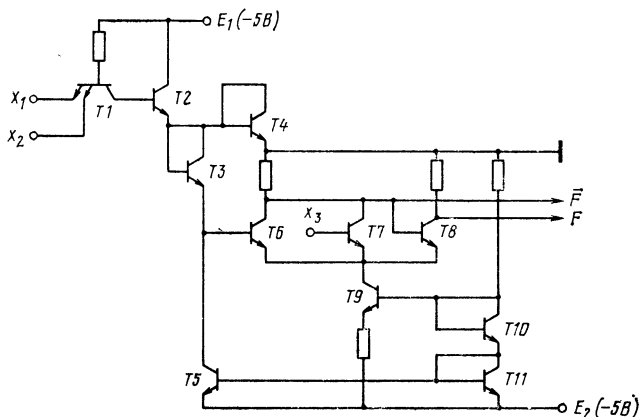


Рис. 7. Комбинированная схема преобразователя
ТТЛ \rightarrow ЭСЛ

потенциал должен быть примерно $-0,9$ В. Однако при этом коллекторный переход транзистора $T8$ смещается в прямом направлении, следовательно, транзистор входит в насыщение. Из-за этих недостатков схема на рис. 7 менее практична, хотя она полностью пригодна для интегрального монолитного исполнения.

В оптоэлектронной схеме преобразователя ТТЛ \rightarrow \rightarrow ЭСЛ (рис. 8) оптрон $O1$ выполняет функцию гальванической развязки входного и выходного каскадов, тем самым облегчая смещение уровней сигналов на произвольную величину. В качестве оптрона $O1$ в схемах ПУ могут быть использованы транзисторные, резисторные и другие оптроны. Но, как известно, пока наименее инерционными являются диодные оптроны, поэтому далее мы рассмотрим только схемы с такими оптронами. В схеме рис. 8 сопротивления R_K и R_2 определяются допустимы-

ми токами оптрона и его коэффициентом передачи. Эта схема довольно проста и легко может быть реализована в виде гибридной ИС или микросборки с применением бескорпусных оптронов, которые в настоящее время выпускаются промышленностью. Однако подобные оптоэлектронные схемы ПУ имеют один существенный недостаток — большие задержки из-за инерционности оптронов. Задержки таких ПУ достигают 200 нс и более, в то время как задержки рассмотренных схем ПУ составляют не более 50 нс.

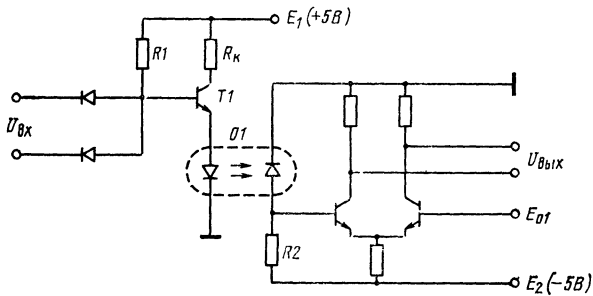


Рис. 8. Схема преобразователя ТТЛ→ЭСЛ с применением оптрона

Таким образом, каждая из рассмотренных схем преобразователей ТТЛ→ЭСЛ имеет определенные достоинства и недостатки и выбор того или иного варианта зависит от конкретных условий их применения.

2.2. Преобразователи ЭСЛ→ТТЛ

Поскольку ЭСЛ- и ТТЛ-схемы принадлежат к классу быстродействующих, то одним из основных требований, предъявляемых к преобразователям ТТЛ↔ЭСЛ, является высокое быстродействие, т. е. задержки схемы преобразователя должны быть не более задержек ТТЛ-схемы. Кроме того, помехозащищенность по входу должна быть не хуже помехозащищенности соответствующей ЭСЛ-схемы. Это требование можно обеспечить, если входной каскад преобразователя полностью повторяет входной каскад ЭСЛ-схемы. Именно по этому принципу построены схемы преобразователей серий К100, К500.

На рис. 9 показана базовая схема преобразователя ЭСЛ→ТТЛ серии К500.

В микросхеме К500ПУ125 (К100ПУ125) содержится четыре преобразователя, для которых имеется общий источник опорного напряжения (ИОН). Опорное напряжение E_{03} обеспечивает режим генератора тока входного ПТ. Транзистор $T2$ и опорное напряжение E_{02} пред-

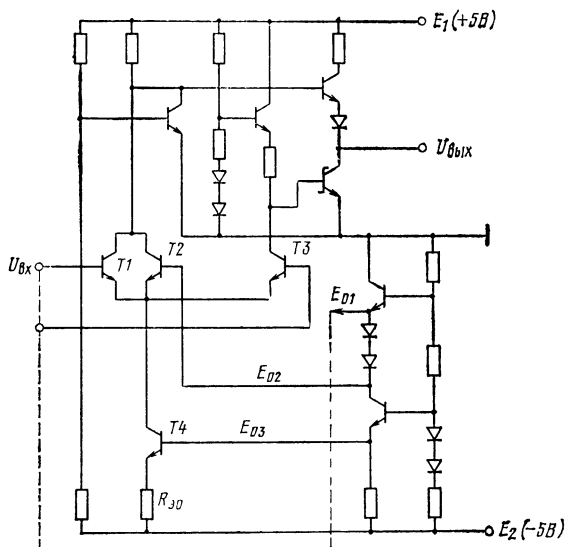


Рис. 9. Базовая электрическая схема преобразователя. ЭСЛ→ТТЛ (микросхема К500ПУ125)

назначены для того, чтобы предотвратить одновременное отпирание верхнего и нижнего транзисторов выходного ТТЛ-каскада, когда оба входа схемы ПУ не задействованы, т. е. $T1$ и $T3$ заперты. Основное опорное напряжение E_{01} выведено на ножку микросхемы. Путем внешней коммутации опорное напряжение подают либо на один, либо на другой вход преобразователя, тем самым обеспечивая на его выходе прямой или инверсный сигнал.

В нормальных условиях (при отсутствии каких-либо обрывов, отказов и т. д.) транзистор $T2$ постоянно заперт и не влияет на работу схемы, так как $E_{02} < E_{01}$. В процессе работы, если из-за обрывов в линиях связи или других причин $T1$ и $T3$ оказываются одновременно

запертыми, то отпирается T_2 , так как эмиттеры всех этих транзисторов объединены в одной точке. Если T_3 заперт, то открыт нижний транзистор выходного каскада схемы. Если T_1 тоже заперт, то если бы не было транзистора T_2 , отпирались бы одновременно верхний и нижний транзисторы выходного каскада, что недопустимо. Но поскольку T_2 соединен параллельно с T_1 , то при одновременном запираии T_1 и T_3 транзистор T_2 отпи-

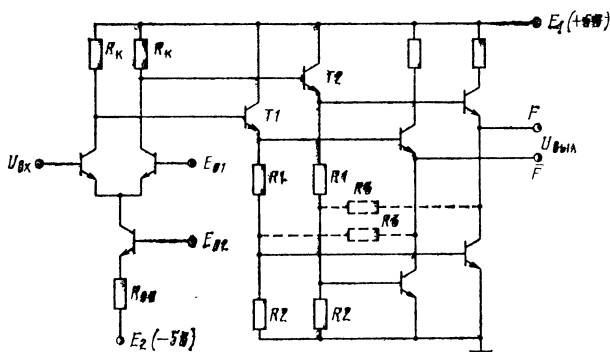


Рис. 10. Схема преобразователя ЭСЛ \rightarrow ТТЛ с рафазным выходом

рается и обеспечивает запертое состояние верхнего транзистора выходного каскада, тем самым предотвращая протекание большого тока через микросхему и ее пробой. В качестве нижнего транзистора выходного каскада схемы использован транзистор Шотки с целью предотвратить его насыщение. В противном случае увеличится время включения схемы, так как цепь рассасывания накопленного в области базы заряда через T_3 достаточно высокоомна.

Эта схема имеет один существенный недостаток, свойственный всем многоуровневым схемам — чувствительность к изменениям питающего напряжения E_2 из-за небольшого напряжения на резисторе R_{90} . Действительно, если $E_{01} \approx -1,25$ В, то $E_{03} = E_{01} - 2U_{д} - U_{кз} \approx -3,5$ В (принимая $U_{д} \approx U_{кз} \approx 0,75$ В). Следовательно, напряжение на резисторе R_{90} равно приблизительно 0,8 В, что составляет примерно 20% от E_2 . Поэтому при изменении E_2 или при разбросе номинала R_{90} значительно изменится ток через T_4 , что отразится на работе вы-

ходного каскада и изменит величину выходного уровня U^1 .

В другой схеме преобразователя ЭСЛ→ТТЛ (рис. 10) входной каскад также представляет собой стандартный ПТ со стабилизированным током. Схема имеет один вход, прямой и инверсный выходы (F, \bar{F}), организованные при помощи эмиттерных повторителей и резисторных делителей [7]. Для правильной работы схемы сопротивления резисторов R_1 и R_2 должны удовлетворять следующим условиям:

$$I^1_э R_2 > U_{бэ}; I^0_э R_2 < U_{бэ},$$

где

$$I^1_э = (U^1_к - U_{бэ}) / (R_1 + R_2);$$

$$I^0_э = (U^0_к - U_{бэ}) / (R_1 + R_2);$$

$U^0_к$ — потенциал на коллекторе открытого транзистора ПТ; $U^1_к$ — потенциал на коллекторе закрытого транзистора ПТ.

Если пренебречь базовыми токами и токами утечки, то можно принять $U^1_к \approx E_к$. Чтобы обеспечить запертое состояние верхнего транзистора выходного каскада при нулевом сигнале на выходе, необходимо задать $U^0_к < < 2U_{бэ}$. Поэтому задаем $U^0_к \approx U_{бэ}$. Тогда $I^0_э = 0$ и условие (2.7) выглядит следующим образом:

$$(E_1 - U_{бэ}) R_2 / (R_1 + R_2) > U_{бэ}.$$

Это неравенство обеспечивается, если левую часть выражения принять равной, например, $2U_{бэ}$. Тогда получим

$$R_1 / R_2 = (E_1 - 3U_{бэ}) / 2U_{бэ}. \quad (2.8)$$

Для обеспечения выходного уровня $U^0_т$ необходимо, чтобы базовый ток нижнего транзистора выходного каскада удовлетворял условию

$$I_б > I_{б0} = I_н / \beta.$$

Поскольку

$$I_б \approx (E_1 - U_{бэ}) / (R_1 + R_2) - U_{бэ} / R_2,$$

то для определения сопротивлений R_1 и R_2 вторым условием является

$$\frac{E_1 - U_{бэ}}{R_1 + R_2} - \frac{U_{бэ}}{R_2} > \frac{I_н}{\beta}. \quad (2.9)$$

Значения R_K и $R_{Э0}$ можно определить из условия

$$(E_1 - U_{0K})/R_K \approx (E_{02} - U_{0Э} - E_2)/R_{Э0}. \quad (2.10)$$

В этой схеме, как и в предыдущей, в качестве нижнего транзистора выходного каскада можно использовать транзистор Шотки с целью повышения быстродействия схемы. В некоторых случаях для форсированного отпираания и запираания нижнего транзистора выходного каскада и для уменьшения статического тока через транзисторы $T1$ и $T2$ можно выходы схемы через резисторы $R3$ подключить к промежуточным точкам делителей $R1$, $R2$, как это показано штриховой линией на рис. 10.

Сравнивая данную схему преобразователя ЭСЛ \rightarrow \rightarrow ТТЛ с предыдущей, нетрудно заметить, что по сложности (количество компонентов), по статической помехоустойчивости, по входу и по параметрам выходных сигналов обе схемы примерно равноценны. По быстродействию данная схема несколько уступает предыдущей, так как здесь каскады соединены последовательно. Потребляемая мощность предыдущей схемы больше, так как если в этой схеме ток потребления равен двум условным единицам (ток ПТ и ток одного из ЭП), то в предыдущей схеме он равен четырем условным единицам, причем в обоих случаях ИОН не учитывается.

Рассмотренные схемы преобразователя ЭСЛ \rightarrow ТТЛ могут быть реализованы в интегральном исполнении либо в виде отдельной микросхемы, либо на кристалле ЭСЛ- или ТТЛ-ИС.

В упрощенном варианте преобразователя ЭСЛ \rightarrow \rightarrow ТТЛ (рис. 11) исключены эмиттерные повторители с резисторными делителями, благодаря чему упрощена схема, уменьшены задержка и потребляемая мощность. Прямой или инверсный сигналы на выходе преобразователя получаются путем коммутации входов. Передаточная характеристика этой схемы круче, чем передаточные характеристики предыдущей схемы благодаря отсутствию резисторных делителей. Несмотря на эти достоинства, схема имеет существенные недостатки. Один из них — в том, что, когда закрыт транзистор $T2$, обратное напряжение на его коллекторном переходе равно $E_1 + U_{Э}^0$. С учетом допусков это напряжение может достигать 7 В, что может привести к пробое коллекторно-

го перехода $T2$. Вторым недостатком в том, что если оба входа схемы не задействованы или по какой-либо другой причине транзисторы $T1$ и $T2$ одновременно закрыты, то транзисторы выходного каскада окажутся одновременно открытыми. Поэтому через выходную цепь схемы протечет большой ток в статическом режиме, что может привести к тепловому пробое микросхемы.

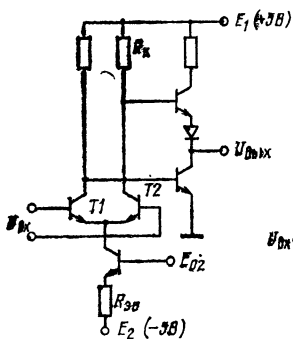


Рис. 11. Упрощенная схема преобразователя ЭСЛ→ТТЛ

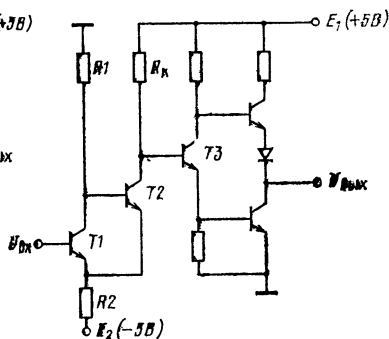


Рис. 12. Схема преобразователя ЭСЛ→ТТЛ со сложным инвертором на выходе

Схема преобразователя ЭСЛ→ТТЛ [6] (рис. 12) по своим характеристикам занимает промежуточное место между рассмотренными выше схемами. Она проще схем ПУ на рис. 9 и 10, но имеет большую задержку и лишена парафазного выхода. Схема работает следующим образом. При $U_{вх} = U_{Э}^1 \approx -0,8$ В транзистор $T1$ открыт и находится на границе области насыщения. Поскольку переход коллектор — эмиттер транзистора $T1$ шунтирует переход база — эмиттер транзистора $T2$, то $T2$ заперт и на выходе сложного инвертора имеем $U_{вых} = U_T^0 \approx 0$. При $U_{вх} = U_{Э}^0 = -1,6$ В транзистор $T1$ запирается, а $T2$ отпирается. Потенциал на коллекторе $T2$ снижается настолько, что он недостаточен для отпираания двух последовательно соединенных переходов база — эмиттер транзисторов сложного инвертора. Поэтому на выходе схемы имеем $U_{вых} = U_T^1 \approx +3,5$ В. Для нормальной работы схемы (рис. 12) сопротивления R_1 , R_2 и R_k должны

удовлетворять следующим условиям:

$$\begin{aligned} -I_1 R_1 - (U_{\text{Э}}^1 - U_{\text{бэ}}) &< U_{\text{бэ}}; \\ -I_2 R_1 - E_2 - I_3 R_2 &> U_{\text{бэ}}, \end{aligned} \quad (2.11)$$

где первое неравенство — условие запираания T_2 , когда T_1 открыт, а второе неравенство — условие отпираания T_2 , когда T_1 заперт. Здесь

$$I_1 = (U_{\text{Э}}^1 - U_{\text{бэ}} - E_2) / R_2$$

— коллекторный ток транзистора T_1 ; I_2 — ток базы транзистора T_2 ;

$$I_3 = (E_1 - E_2 - R_{\text{кэ}T_2}) / (R_{\text{к}} + R_2)$$

— коллекторный ток транзистора T_2 .

Для того чтобы при открытом транзисторе T_2 выходной сложный инвертор был заперт, значение I_3 должно удовлетворять следующему условию:

$$I_3 > (E_1 - 2U_{\text{бэ}}) / R_{\text{к}}. \quad (2.12)$$

Решение неравенств (2.11) показывает, что схема имеет узкую область устойчивой работы и довольно критична к допускам параметров компонентов. Поэтому эта схема ПУ менее надежна в работе, чем предыдущие.

Рассмотренные выше схемы преобразователей ЭСЛ → ТТЛ имеют сложный инвертор на выходе, благодаря чему выходные ТТЛ-уровни являются стандартными.

Рассмотрим схему преобразователя ЭСЛ → ТТЛ с простым инвертором на выходе [4] (рис. 13). Когда транзистор T_2 заперт, отпирается транзистор T_3 и на выходе схемы $U_{\text{вых}} = U_{\text{Т}}^0 \approx 0$. Когда транзистор T_2 открыт, потенциал на его коллекторе опускается ниже нуля и поэтому T_3 запирается и на выходе схемы получается $U_{\text{вых}} \approx +5$ В, что принимается за уровень $U_{\text{Т}}^1$. Диод D_1 предназначен для ограничения снизу потенциала коллектора открытого транзистора T_2 при наихудшем сочетании параметров схемы и питающих напряжений, тем самым он предотвращает пробой перехода коллектор — база выходного транзистора T_3 . Эта схема проще и потребляет меньшую мощность. Но ее выходному каскаду свойственны все те недостатки, которые свойственны простому инвертору: нестандартное значе-

ние $U_{\text{вых}}=U^1_{\text{T}}$ и плохая емкостная нагрузочная способность при формировании положительного фронта выходного сигнала, Однако нетрудно расчитать схему так, чтобы она работала со сложным инвертором на выходе.

В простейшей схеме преобразователя ЭСЛ→ТТЛ (рис. 14) в качестве второго источника питающего напряжения использован источник смещения -2 В, кото-

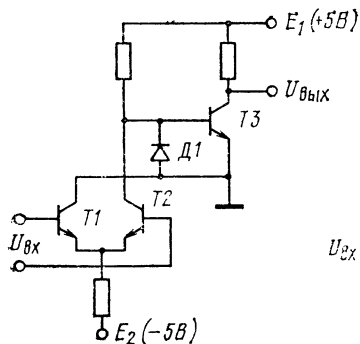


Рис. 13. Схема преобразователя ЭСЛ→ТТЛ с простым инвертором на выходе

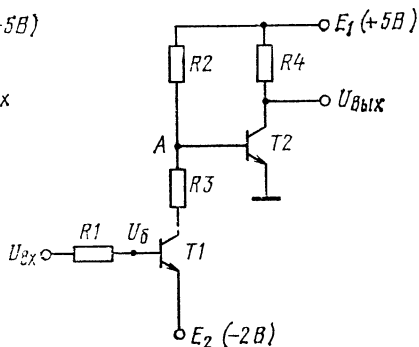


Рис. 14. Простейшая схема преобразователя ЭСЛ→ТТЛ

рый применяется в микросхемах серии К500. При $U_{\text{вх}}=U^0_{\text{Э}}$ транзистор $T1$ заперт, так как $U_6=U^0_{\text{Э}}-E_2<0,6$ В. При этом транзистор $T2$ открыт базовым током через резистор $R2$ и $U_{\text{вых}}=U^0_{\text{T}}\approx 0$.

Если $U_{\text{вх}}=U^1_{\text{Э}}$, то $U_6=U^1_{\text{Э}}-E_2>0,8$ В и транзистор $T1$ открыт базовым током I_6 : $I_6=(U^1_{\text{Э}}-U_{6\text{э}}-E_2)/R_1$.

При этом значения коллекторного тока транзистора $T1$, резисторов $R2$ и $R3$ выбирают так, чтобы обеспечить $U_A\leq 0$. Тогда транзистор $T2$ заперт и $U_{\text{вых}}=U^1_{\text{T}}\approx +5$ В. Для нормальной работы схемы при наихудшем сочетании параметров сопротивления резисторов $R1-R4$ должны удовлетворять следующим условиям (принимая $U_A=0$):

— условие нормального отпирания транзистора $T1$:

$$(U^1_{\text{Э}} - \bar{U}_{6\text{э}} - \bar{E}_2) / \bar{R}_1 \geq \bar{E}_1 / \beta \bar{R}_2;$$

— условие $U_A=0$, когда $T1$ открыт:

$$\bar{E}_2 + U_{кэ} + \bar{E}_1 R_3 / R_2 = 0;$$

— условие отпирания транзистора $T2$, когда $T1$ открыт:

$$(\underline{E}_1 - \bar{U}_{сэ}) / R_2 \geq (\bar{E}_1 + I_n R_4) / \beta R_4.$$

На выходе рассматриваемой схемы вместо простого инвертора можно подключить сложный. Сравнивая эту схему преобразователя ЭСЛ \rightarrow ТТЛ с предыдущими, нетрудно заметить, что она проще, не требует опорного напряжения, а по быстродействию, помехоустойчивости и другим параметрам не уступает им. Поэтому из всех рассмотренных схем ПУ ЭСЛ \rightarrow ТТЛ предпочтение можно отдать схеме на рис. 14.

Существуют также другие варианты схем преобразователей ЭСЛ \rightarrow ТТЛ [8], но они принципиально не отличаются от приведенных, и поэтому не будут описаны.

3. Преобразователи уровней ТТЛ \rightleftharpoons И²Л

3.1. Некоторые особенности И²Л-схем

Схемы И²Л так же, как ТТЛ и ЭЛС, принадлежат классу схем, построенных на биполярных транзисторах, часто называемых просто биполярными. Они имеют ряд достоинств с точки зрения применения в БИС [3]. Технология изготовления И²Л-схем значительно проще технологии, например, ТТЛ-схем благодаря тому, что здесь меньше фотошаблонов (четыре вместо семи), операций диффузии (две вместо четырех), изолирующих областей («карманов»), металлизация однослойная и т. д. Главная особенность И²Л-схем (рис. 15) в том, что в них используются биполярные транзисторы двух типов проводимостей путем совмещения коллекторной области $p-n-p$ -транзистора с базовой областью многоколлекторного $n-p-n$ -транзистора (МКТ), а базовая область $p-n-p$ -транзистора с эмиттерной областью $n-p-n$ -транзистора (см. рис. 15,а). Транзистор типа $p-n-p$ ($T1$ на рис. 15,б) выполняет функцию генератора тока, инжектируя в область базы многоколлекторного $n-p-n$ -транзистора ($T2$) определенное количество неосновных носителей. Такое совмещение областей транзисторов, сокращение числа изолирующих «карманов», а также возможность однослойной металлизации позволяют сильно сократить площадь кристалла, занимаемую схемой. Так, например, если в современных ТТЛ-ИС типовой двухвыходный вентиль занимает площадь 0,034 мм², то аналогичный И²Л-вентиль занимает площадь 0,0031 мм², т. е. на порядок меньше.

С точки зрения схемотехники И²Л-схемы имеют ряд особенностей, что накладывает определенные ограничения при разработке

преобразователей. Одна из основных особенностей заключается в том, что многоколлекторные транзисторы (МКТ) И²Л-схем имеют малый нормальный ($\beta=2-10$) и большой инверсный ($\beta_I \geq 100$) коэффициент усиления в противоположность обычным биполярным и много-эмиттерным транзисторам (МЭТ). Это объясняется тем, что нормальный коэффициент усиления МКТ прямо пропорционален отношению S_{ki}/S_e , где S_{ki} — площадь i -го коллекторного перехода; S_e — площадь эмиттерного перехода. Поскольку $S_{ki}/S_e \ll 1$, то β мало. Чем больше число коллекторов МКТ, тем меньше β , так как тем больше S_e при постоянном S_k . Зависимость суммарного коэффициента усиления МКТ β_Σ от числа коллекторов n_k можно принять

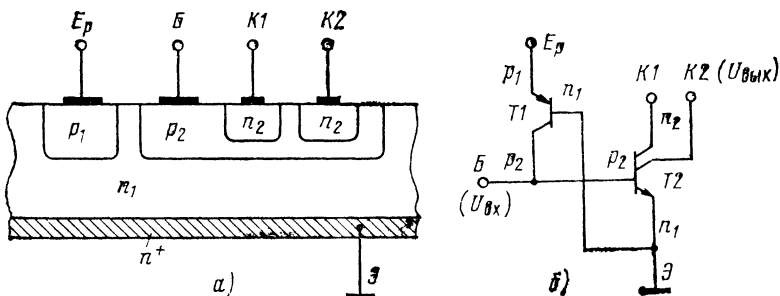


Рис. 15. Структура в разрезе (а) и базовая электрическая схема (б) И²Л-схемы

линейной: $\beta_\Sigma = n_k \beta$. Кроме того, для увеличения β необходимо уменьшить толщину базы и эмиттера транзистора. Однако при этом уменьшается напряжение пробоя транзистора. Поэтому возможности увеличить коэффициент усиления по току МКТ уменьшением толщины базы и эмиттера ограничены. Для увеличения β применяются также различные технологические и другие приемы, такие, как, например, снижение удельного сопротивления эпитаксиальной пленки, ионное легирование [3].

Следует отметить, что для увеличения β_Σ желательно создать не однокolleкторный транзистор с большой площадью коллекторного перехода, а многоколлекторный, с параллельным соединением коллекторов. Это объясняется тем, что при увеличении числа коллекторов отношение $\Sigma S_k/S_e$ возрастает быстрее, а коэффициент токораспределения эмиттера при этом уменьшается. Однако увеличение числа коллекторов приводит к ухудшению динамических характеристик схемы из-за увеличения емкости коллекторного перехода.

Следующая особенность И²Л-схем в том, что в них рабочие токи (I_k) могут изменяться в широком диапазоне (от микроампера до миллиампера) в зависимости от площадей транзисторов и их коэффициентов усиления. Благодаря этому на одной и той же подложке можно реализовать как микромощную И²Л-схему, так и схему с рабочими токами в несколько миллиампер, т. е. с токами ТТЛ- и ЭСЛ-схем. Нужно отметить, что зависимость значения β от

I_K и от температуры довольно слабая. В диапазоне $I_K=1$ мкА — 1 мА и $T=0^\circ\text{C}\div+70^\circ\text{C}$ значение β можно считать постоянным.

Еще одна особенность И²Л-схем в том, что они имеют малые рабочие сигналы: $U_c=U^1-U^0\approx 0,6\div 0,7$ В, а в схемах с диодами Шотки $U_c\approx 0,2-0,4$ В. Из-за малой толщины базы и эмиттера И²Л-схемы имеют небольшие напряжения пробоя в обратно-смещенных коллекторных переходах транзисторов. Если в ТТЛ- и ЭСЛ-схемах это напряжение более 10 В, то в И²Л-схемах оно составляет 2—5 В в зависимости от толщины областей и коэффициента усиления транзистора.

Таким образом, между коэффициентом усиления, рабочим током, числом коллекторов, пробивным напряжением и динамическими параметрами И²Л-схемы существует сильная корреляция. Указанные выше особенности И²Л-схем накладывают определенный отпечаток на решение вопросов согласования И²Л-схем с другими типами логических схем.

Следует подчеркнуть, что одна из особенностей схемотехники И²Л-схем заключается в том, что здесь первичной является топология, в то время как в обычных биполярных ИС первичной является электрическая схема. Если в традиционных биполярных ИС в цепочке «функция→электрическая схема→топология» обратная связь от топологии к электрической схеме почти отсутствует, что в И²Л ИС эта связь очень сильна. Это обусловлено, в частности, тем, что если в традиционных биполярных ИС подложка играет пассивную роль — компоненты схемы находятся в изолированных «карманах», то в И²Л ИС подложка играет весьма активную роль — она является как бы компонентом схемы (см. рис. 15). Поэтому если при анализе и синтезе традиционных биполярных ИС можно в известной степени отвлечься от топологии и технологии схемы, то при рассмотрении И²Л-схем этого нельзя делать. Это также накладывает определенный отпечаток на синтез и анализ схем преобразователей.

После такого краткого экскурса в область теории И²Л-схем перейдем к конкретным схемам преобразователей.

3.2. Преобразователи ТТЛ→И²Л

Как известно, в настоящее время обычные ТТЛ-ИС выпускаются в двух модификациях: с открытым коллектором и со сложным инвертором на выходе [1, 2]. Выход ТТЛ-схемы с открытым коллектором в принципе можно подключить ко входу И²Л-схемы непосредственно. Однако при этом, если ее питающий ток мал, выходной транзистор ТТЛ-схемы войдет в глубокое насыщение, что приведет к искажению (расширению) выходного сигнала.

В общем случае, чтобы согласовать выходной ток ТТЛ-ИС с входным током И²Л-схемы, можно использовать схему, показанную на рис. 16. При $U_{вх}=U^0_T\approx 0$ транзистор Т2 заперт и ток I_0 , инжектируемый генератором, направляется в базу многоколлекторного транзистора.

стора (см. рис. 15,б) и отпирает его. Таким образом, на выходе ПУ, соединенного с входом И²Л-схемы, получим $U_{\text{ВЫХ}}=U_{\text{И}}^1=U_{\text{бэ}} \approx +0,7$ В. При $U_{\text{ВХ}}=U_{\text{Т}}^1=+3,5$ В ток через $R1$ (см. рис. 16) направляется через переход база — коллектор транзистора $T1$ и через диод $D1$ в базу транзистора $T2$ и отпирает его до глубокого насыщения.

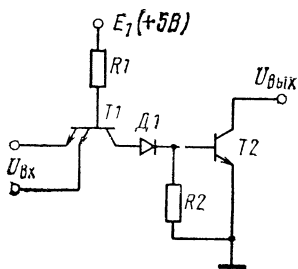


Рис. 16. Схема преобразователя ТТЛ → И²Л

Тогда ток I_0 , инжектируемый генератором И²Л-схемы, направляется в коллектор транзистора $T2$. Поскольку этот транзистор находится в режиме насыщения, то на его коллекторе, следовательно, и на входе И²Л-схемы получим $U_{\text{ВЫХ}}=U_{\text{И}}^0=U_{\text{кэ нас}} \approx 0$. Поэтому многоколлекторный транзистор $T2$ (рис. 15,б) окажется запертым. Таким образом, схема ПУ (рис. 16) согласовывает выход ТТЛ-схемы со входом И²Л-схемы.

Значения сопротивлений резисторов $R1$ и $R2$ должны удовлетворять следующим условиям:

$$I_{\text{ВХ}} = \frac{E_1 - U_{\text{бэ}} - U_{\text{Т}}^0}{R_1} \leq 1,6 \text{ мА},$$

$$\frac{E_1 - U_{\text{бэ}} - U_{\text{д}} - U_{\text{бк}}}{R_1} - \frac{U_{\text{бэ}}}{R_2} \geq \frac{NI_0 s}{\beta_{T2}}, \quad (3.1)$$

где N — коэффициент разветвления по выходу схемы ПУ; s — степень насыщения; β_{T2} — нормальный коэффициент усиления транзистора $T2$. Для быстрого включения транзистора $T2$ на значение R_2 помимо условия (3.1) накладывается дополнительное ограничение

$$R_2 C_{\text{ВХ}} \leq \tau_{\text{рас}}, \quad (3.2)$$

где $C_{\text{ВХ}}=C_{\text{бэ}}+C_{\text{бк}}+C_{\text{М}}$ — входная емкость транзистора $T2$; $C_{\text{М}}$ — емкость монтажа; $\tau_{\text{рас}}$ — время рассасывания зарядов, накопленных в области базы транзистора $T2$.

Рассматриваемая схема может быть изготовлена вместе с ТТЛ-ИС и включена в состав ТТЛ-серии. Однако в данном случае схему целесообразно изготовить вместе с И²Л-схемой и включить в состав И²Л-серии, так как ее необходимо устанавливать на одной плате с микро-

схемами И²Л. В противном случае на выход с открытым коллектором подключают длинный соединительный проводник, который имеет большую распределенную емкость и индуктивность, вследствие чего исказится выходной сигнал. Если преобразователь ТТЛ→И²Л включается в состав серии И²Л-схем и, следовательно, изготавливается по И²Л-технологии, то с целью полного согласования по току в схему можно добавить И²Л-каскад. Здесь уже, выбирая значения R_1 , R_2 , I_0 и коэффи-

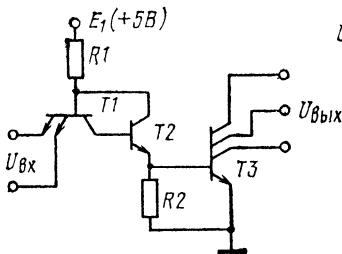


Рис. 17. Усовершенствованная схема преобразователя ТТЛ→И²Л

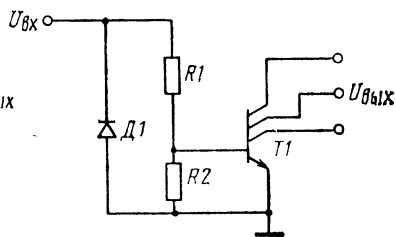


Рис. 18. Простейшая схема преобразователя ТТЛ→И²Л

циенты β , можно добиться полного согласования по току. Статическая помехоустойчивость рассматриваемой схемы равна помехоустойчивости ТТЛ-схем. Значения R_1 и R_2 можно выбрать такими, чтобы обеспечить быстрое отпирание T_2 и быстрое рассасывание через R_2 неосновных носителей, накопленных в области базы транзистора T_2 . Следовательно, задержка схемы в целом будет определяться в основном задержкой в И²Л-каскаде.

На рис. 17 приведен вариант схемы преобразователя ТТЛ→И²Л. Здесь диод D_1 (на рис. 16) заменен транзистором T_2 , причем он включен так, что никогда не входит в насыщение, благодаря чему схема имеет высокое быстродействие. Помехозащищенность схемы равна помехозащищенности ТТЛ-схем. В этой схеме транзистор T_3 отпирается быстрее, так как он отпирается коллекторным током транзистора T_2 , который работает в режиме эмиттерного повторителя. Кроме того, при прочих равных условиях здесь значение сопротивления резистора R_2 можно брать меньше, чем в предыдущей схеме. Поэтому быстродействие этой схемы выше, чем

быстродействие предыдущей схемы преобразователя ТТЛ \rightarrow И²Л.

В наиболее простой схеме преобразователя ТТЛ \rightarrow И²Л (рис. 18) питающим напряжением служит выходной уровень U^1 ТТЛ-схемы. Здесь резисторы R_1 и R_2 должны иметь большой номинал, чтобы ток нагрузки ТТЛ-схемы $I^+_{\text{вых}}$, который в данном случае направлен к выходу (рис. 1), не превышал допустимого. Поскольку вход данной схемы высокоомный, то на соединительных проводниках

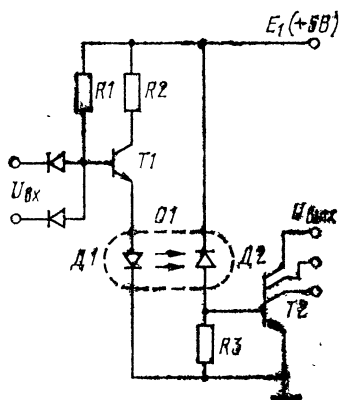


Рис. 19. Оптоэлектронная схема преобразователя ТТЛ \rightarrow И²Л

между выходом ТТЛ-схемы и входом ПУ могут возникать паразитные колебания из-за наличия распределенных индуктивностей и емкостей проводников. Диод D_1 предназначен для того, чтобы «гасить» эти колебания. Очевидно, что быстродействие этой схемы будет ниже, чем быстродействие предыдущих схем. Помехоустойчивость схемы зависит от соотношения сопротивлений резисторов R_1 , R_2 . При $R_1 = R_2$ помехоустойчивость схемы равна помехоустойчивости ТТЛ-схем. Схема проще, потребляет меньшую

мощность, чем предыдущие схемы ТТЛ \rightarrow И²Л, и пригодна для интегрального монолитного исполнения.

В оптоэлектронной схеме преобразователя ТТЛ \rightarrow И²Л (рис. 19), как видно, входной каскад полностью повторяет входной каскад схемы ТТЛ \rightarrow ЭСЛ. Такое построение входного каскада рационально и обеспечивает, с одной стороны, нормальную работу светоизлучающего диода D_1 оптрона и, с другой стороны, нормальную помехоустойчивость схемы. Например, если оптронный диод перенести в коллекторную цепь транзистора T_1 или если входные диоды заменить многоэмиттерным транзистором, то уменьшится напряжение на D_1 и ухудшится его светоизлучение. При $U_{\text{вх}} = U^0_{\text{Т}} \approx 0$ транзистор T_1 заперт, поэтому диод D_1 не излучает света и фотодиод D_2 находится в непроводящем состоянии.

Транзистор $T2$ заперт и на выходе схемы имеем $U_{\text{вых}} = U_{\text{И}}$. При $U_{\text{вх}} = U_{\text{T}}$ на светоизлучающем диоде $D1$ напряжение составляет примерно U_{T} и через диод протекает ток, равный $I_1 = (E_2 - U_{\text{T}} - U_{\text{кэТ1}}) / R_2$.

Под воздействием излучаемого диодом $D1$ света диод $D2$ переходит в проводящее состояние и отпирается транзистор $T2$. Если коэффициент передачи тока оптрона $O1$ равен, например, 1%, а ток через светоизлучающий диод $D1$ 5 мА, то по базовой цепи выходного транзистора $T2$ будет протекать ток 50 мкА, что вполне достаточно для управления многоколлекторным транзистором $T2$. Если коэффициент β транзистора $T2$ равен 2, а число коллекторов равно 3, то при параллельном соединении коллекторов преобразователь по выходу может управлять током 300 мкА. Значение R_3 выбирается так, чтобы за заданное время τ происходило рассасывание зарядов с базовой области $T2$, когда $D2$ переходит в непроводящее состояние. Достоинства этой схемы ПУ: полная гальваническая развязка входных и выходных цепей и высокая помехозащищенность.

3.3. Преобразователи И²Л→ТТЛ

Особенность схемы преобразователя И²Л→ТТЛ (рис. 20) [6] заключается в том, что она должна согласовать выход И²Л-схемы, рабочие токи которого составляют микроамперы, с входом ТТЛ-схемы. С этой целью несколько И²Л-схем включают последовательно (каскадно). Тем самым входной микроамперный ток усиливается и на выходном каскаде достигает миллиамперного значения. Этот ток уже способен переключать ТТЛ-схему. Число последовательно включенных И²Л-каскадов в схеме рис. 20 зависит от отношения I_1/I_0 , где I_0 — ток инжекции генератора; $I_1 \approx E_1/R_1$. Если коэффициент усиления по току И²Л-каскада $n_k\beta$, а число последовательно включаемых И²Л-каскадов m , то очевидно, что ток, переключаемый выходным И²Л-каскадом,

$$I_1 = I_0 (n_k\beta)^m. \quad (3.3)$$

Из этого выражения при заданных значениях I_0 , I_1 , β и n_k можно определить число требуемых каскадов m . Например, если $I_1 = 1$ мА, $I_0 = 10$ мкА, $\beta = 2,5$, $n_k = 4$, то $m = 2$. Выходной каскад рассматриваемой схемы ПУ представляет собой обычный сложный инвертор. Поэто-

му на выходе ПУ получаются стандартные ТТЛ-уровни.
 Значение R_1 должно удовлетворять следующему условию:

$$R_1 < (E_1 - 2U_{\text{бэ}}) \beta_{T3} / I_{\text{кТЗ}},$$

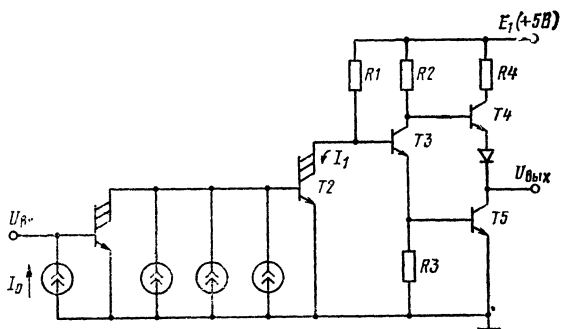


Рис. 20. Схема преобразователя И²Л→ТТЛ

где $I_{\text{кТЗ}}$ — коллекторный ток транзистора $T3$. Поскольку при открытом транзисторе $T2$ ток $I_1 \approx E_1/R_1$ и согласно выражению (3.3) чем меньше I_1 , тем меньше число И²Л-каскадов m , то на значение R_1 накладывается ограничение

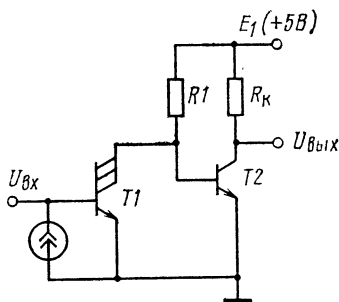


Рис. 21. Упрощенная схема преобразователя И²Л→ТТЛ

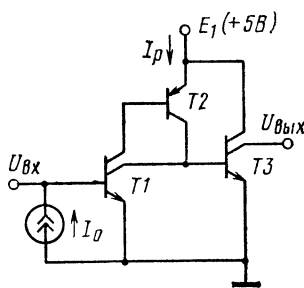


Рис. 22. Схема преобразователя И²Л→ТТЛ [9]

ние также снизу: $R_1 > E_1/I_1^0$, где I_1^0 — заданное значение I_1 . Из этих выражений определяется значение R_1 для заданных конкретных условий.

В простейшей схеме преобразователя И²Л→ТТЛ (рис. 21) сопротивление R_1 больше, чем в предыдущей.

Если транзисторы $T1$ и $T2$ имеют большие значения β , то можно ограничиться одним И²Л-каскадом. Например, если $\beta_{T1}=10$, а $\beta_{T2}=100$, то ток $I_0=20$ мкА может управлять выходным током 20 мА. Ввиду того, что выходной каскад этой схемы представляет собой простой инвертор, она имеет все те недостатки, которые свойственны простым инверторам.

Рассмотрим схему ПУ, предложенную в [9] (рис. 22). Выходом схемы является открытый коллектор, который может быть подключен непосредственно к входу ТТЛ-схемы. Особенность этой схемы в том, что она не содержит резистор, и изменением тока инжектора I_p можно регулировать мощность и быстродействие схемы. Эта схема, по существу, состоит из двух последовательно включенных И²Л-каскадов. Первый каскад на транзисторе $T1$ усиливает входной инжекционный ток I_0 в 2 β раз, т. е. ток инжекции второго каскада $I_p=2\beta I_0$. Второй каскад аналогичным образом усиливает ток I_p . Для того чтобы выход этой схемы можно было соединить непосредственно со входом ТТЛ-схемы, необходимо, чтобы транзистор $T3$ имел пробивное напряжение не менее 5 В.

4. Преобразователи уровней ТТЛ \rightleftharpoons МДП

4.1. Преобразователи ТТЛ \rightarrow МДП

Современные МДП-транзисторные схемы бывают трех основных типов: p -канальные (p -МДП-схемы), n -канальные (n -МДП-схемы) и комплементарные (КМДП-схемы). Эти схемы отличаются друг от друга по значению и знаку питающих напряжений, по уровням логических сигналов и другим характеристикам. Поэтому возникает необходимость согласовать как МДП-схемы с другими классами ЛЭ, так и различные типы МДП-схем между собой. Кроме того, различные серии МДП-схем данного типа (например, p -МДП-схемы) также часто отличаются по уровням логических сигналов. Подобные схемы также нуждаются в согласовании.

Мы не задаемся здесь целью предлагать рабочие схемы согласователей МДП-элементов между собой и с другими элементами для всех возможных реальных случаев, так как таких случаев чрезвычайно много. По-

этому остановимся лишь на типовых, в некоторой степени обобщенных схемах преобразователей, полагая, что на их основе в каждом конкретном случае разработчик спроектирует нужную ему схему. Для простоты изложения и общности задачи далее будем принимать: p -МДП-схемы имеют питающее напряжение -20 В (хотя в действительности оно, как правило, равно -27 , $-12,6$ или -9 В); n -МДП-схемы $+20$ В; КМДП-схемы $+10$ В. В реальных случаях, если напряжения питания МДП-

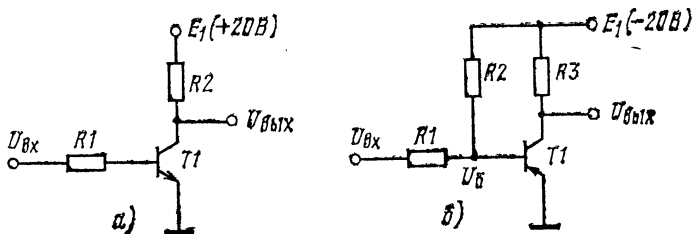


Рис. 23. Схема преобразователя ТТЛ $\rightarrow n$ -МДП (а) и ТТЛ $\rightarrow p$ -МДП (б)

схем отличаются от принятых здесь значений, то рассматриваемые схемы ПУ могут быть пересчитаны или изменены в соответствии с конкретными требованиями. Кроме того, будем говорить только о схемах на МДП-транзисторах с индуцированным каналом, предполагая, что переход к схемам на МДП-транзисторах с встроенным каналом не представляет труда.

Простейшая схема преобразователя ТТЛ $\rightarrow n$ -МДП на биполярном транзисторе (рис. 23,а) представляет собой простой инвертор со свойственными ему достоинствами и недостатками. Чтобы вход схемы можно было подключить к выходу ТТЛ-схемы, входной ток должен удовлетворять условию $I_{вх} = (U^1_T - U_{бэ}) / R_1 \leq 1$ мА.

В этой схеме транзистор $T1$ должен иметь пробивное напряжение 20 В. Но основной ее недостаток — низкая помехозащищенность снизу $U^+_{п}$. Действительно, если $U_{вх} = U^0_T \leq +0,4$ В, то на этом уровне статическая помеха с амплитудой $U^+_{п} = 0,3$ В уже может отпирать транзистор $T1$. Вместе с тем помехозащищенность сверху велика и равна $U^-_{п} \leq U^1_T - U_{бэ} \approx 1,7$ В, так что пороговый уровень переключения расположен несимметрично относительно логических уровней входного сигнала.

Если входной транзистор n -МДП-схемы низкорого-
 говый ($U_{\text{пор}} < 2$ В), то с такой МДП-схемой ТТЛ-схемой
 можно соединить непосредственно, без преобразователя.
 Если пороговое напряжение этого транзистора имеет ве-
 личину 2—3 В, то для согласования ТТЛ-схем с n -МДП-
 схемами можно использовать ТТЛ-схему с открытым
 коллектором, подключив ее выход через резистор 1—
 2 кОм на шину питания +5 В.

В схеме преобразователя ТТЛ $\rightarrow p$ -МДП (рис. 23,б)
 транзистор $T1$ также работает в ключевом режиме. Ког-
 да $U_{\text{вх}} = U^0_{\text{Т}}$, потенциал U_6 в средней точке резисторного
 делителя $R1, R2$ равен $U_6 \leq -0,7$ В и транзистор $T1$ от-
 пирается, $U_{\text{вых}} = U^1_{\text{М}} = U_{\text{кэ нас}} \approx 0$. Когда $U_{\text{вх}} = U^1_{\text{Т}}$, $U_6 \geq 0$
 и транзистор $T1$ заперт, $U_{\text{вых}} = U^0_{\text{М}} \approx E_1 = -20$ В. Сopro-
 тивления резисторов $R1, R2, R3$ определяются из сле-
 дующих условий:

— условие запираания транзистора $T1$

$$U^1_{\text{Т}} - (U^1_{\text{Т}} - E_1) R_1 / (R_1 + R_2) \geq 0,$$

— условие отпираания транзистора $T1$

$$(-U_{60} - E_1) / R_2 \geq I_{\text{к}} / \beta,$$

где $I_{\text{к}} = I_{\text{н}} + E_1 / R_3$.

Чтобы эту схему можно было подключить к выходу
 ТТЛ-схемы, необходимо соблюдение условия
 $(U^1_{\text{Т}} - E_1) / (R_1 + R_2) \leq 1$ мА.

Для надежной работы схемы транзистор $T1$ должен
 иметь пробивное напряжение больше $E_1 + U^1_{\text{Т}} \approx 25$ В.
 При наличии подходящего бескорпусного транзистора
 рассмотренную схему можно изготовить в виде гибрид-
 ной ИС.

Заметим, что рассматриваемая схема аналогично
 предыдущей имеет несимметричную помехозащищен-
 ность, т. е. $U^+_{\text{п}} < U^-_{\text{п}}$. Быстродействие этих схем вполне
 соответствует быстродействию МДП-схем.

Поскольку среднее значение ТТЛ-уровней равно при-
 мерно +1,2 В, то для симметричной помехозащищенности
 схемы преобразователя ТТЛ \rightarrow МДП необходимо, что-
 бы ее пороговый уровень переключения составлял
 +1,2 В.

Если в аппаратуре имеется напряжение питания
 $E_2 = +1,9$ В, то для согласования ТТЛ-схемы с n -МДП-
 схемой можно воспользоваться ПУ, показанным на рис.

24. Порог переключения этой схемы равен $+1,2$ В. Действительно, если $U_{вх} = U^1_{Т} = +2,4$ В переход база — эмиттер транзистора $T1$ смещен в обратном направлении, транзистор заперт и $U_{вых} \approx E_1 = +20$ В. При снижении входного напряжения, когда $U_{вх}$ становится равным $+1,2$ В, переход база — эмиттер транзистора $T1$ смещается в прямом направлении на величину $E_2 - U_{вх} = 0,7$ В и транзистор начинает отпираться. Напряжение на его коллекторе, а следовательно, и на выходе схемы резко

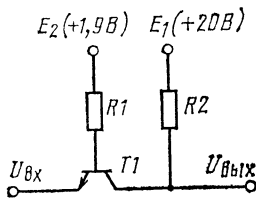


Рис. 24. Схема преобразователя ТТЛ→МДП

снижается до уровня $U_{вых} = U_{вх} + U_{кэТ1}$ и если пороговое напряжение отпирания МДП-схемы больше $+1,2$ В, то она запретится. Направление входного тока этой схемы ПУ совпадает с направлением тока нагрузки ТТЛ-схемы. Поэтому таких ПУ на выходе ТТЛ-схемы можно подключить несколько, в зависимости от значений R_1, R_2 : $I_{вх} \approx E_1/R_2 + (E_2 - U_{бэ})/R_1$.

Эта схема ПУ может быть использована для согласования как высокопороговых, так и низкопороговых МДП-схем. Очевидно, что проанализированные схемы преобразователей ТТЛ→МДП в принципе пригодны как для монолитного, так и для гибридного исполнения.

Теперь перейдем к схемам ПУ, построенных на МДП-транзисторах. Схема на комплементарных МДП-транзисторах (рис. 25) преобразует ТТЛ-уровни в КМДП-уровни со значениями $U^0_{М} = 0, U^1_{М} = +10$ В. Она имеет два выхода: прямой (F) и инверсный (\bar{F}). Транзистор $T1$ выполняет функцию нелинейного резистора и предназначен для того, чтобы повысить выходной уровень $U^1_{Т}$ до $+5$ В. Транзисторы $T2$ и $T3$ образуют инвертор, транзисторы $T4-T7$ — асинхронный RS-триггер на КМДП-транзисторах. Выходы триггера являются выходами преобразователя. Входами триггера являются затворы транзисторов $T5$ и $T7$, на которые подается $U_{вх}$ в прямой и инверсной фазе. Особенность этого триггера в том, что его входные сигналы имеют уровень $U^1_{вх} = +5$ В, а выходные сигналы — уровень $U^1_{вых} = +10$ В. В обоих случаях $U^0 \approx 0$.

Переключение триггера происходит следующим образом. Если $U_{вх} = 0$, транзисторы $T5, T6$ заперты, а тран-

зисторы $T4$, $T7$ открыты, и на прямом выходе схемы $U_{\text{вых}}=0$. При переключении входного сигнала на «1» транзистор $T5$ отпирается, а $T7$ запирается. Поскольку $T4$ и $T5$ оказываются одновременно открытыми, то крутизна их вольт-амперных характеристик выбрана так, что потенциал в промежуточной точке, т. е. на затворе $T6$, опускается ниже порога транзистора, он начинает отпираться и происходит регенеративный процесс отпирания $T6$ и запираания $T4$. В результате получается, что

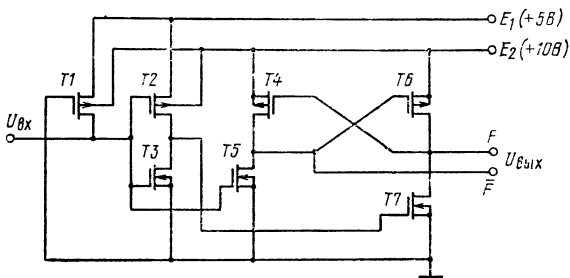


Рис. 25. Схема преобразователя ТТЛ→КМДП с парафазным выходом

$T5$ и $T6$ открыты, а $T4$ и $T7$ заперты, т. е. на прямом выходе F схемы получаем потенциал $U^1_{\text{вых}}=+10$ В, а на инверсном выходе \bar{F} схемы $U^0_{\text{вых}}=0$. Обратное переключение происходит аналогично. Достоинствами этой схемы являются технологичность и наличие парафазных выходов.

В другом варианте схемы преобразователя ТТЛ→КМДП с парафазным выходом [11] (рис. 26) транзистор $T1$ также выполняет роль нелинейного резистора и повышает уровень U^1_{T} до значения $+5$ В, но триггер построен по-другому. Плечи триггера несимметричны, а запуск осуществляется нетрадиционным способом.

Схема работает так. Пусть $U_{\text{вх}}=U^0_{\text{T}}=0$. При этом транзисторы $T2$, $T3$ и $T6$ открыты, а $T4$ и $T5$ заперты. По этой причине на выходе F имеем $U_{\text{вых}}=U^0_{\text{T}}\approx 0$, а на выходе \bar{F} имеем $U_{\text{вых}}=U^1_{\text{M}}=+10$ В. При переключении входного сигнала от 0 на $+5$ В транзистор $T4$ отпирается полностью, проводимость открытого транзистора $T3$ уменьшается. Транзистор $T6$ запирается по истоку и оказывается в обратном включенном состоянии (отпирается по стоку). В итоге оказывается, что в левом плече

триггера открыты все транзисторы, вследствие чего потенциал на выходе \bar{F} уменьшается, создавая предпосылки для отпираания $T5$, а потенциал на выходе F повышается вследствие отпираания $T6$ по стоку. Последнее уменьшает проводимость $T2$, вследствие чего потенциал на выходе \bar{F} уменьшается еще и начинается регенеративный процесс. В результате транзистор $T2$ полностью запирается, а $T5$ полностью отпирается.

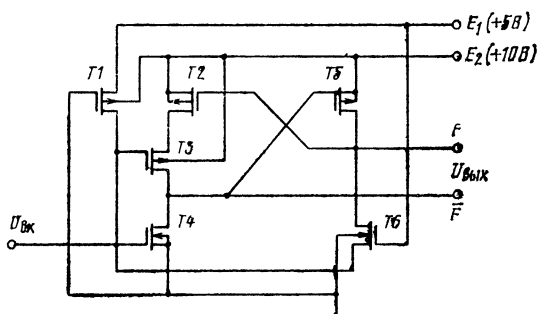


Рис. 26. Усовершенствованный вариант преобразователя ТТЛ→КМДП с парафазным выходом

Таким образом, когда $U_{вх} = U_{T1} = +5$ В, транзисторы $T4$ и $T5$ открыты полностью, $T3$ — частично, а $T2$ и $T6$ заперты и на выходе F имеем потенциал $U_{вых} = +10$ В, на выходе \bar{F} — потенциал $U_{вых} \approx 0$. Преимущества этой схемы по сравнению с предыдущей — сравнительно высокое быстродействие и меньшее потребление энергии в динамическом режиме благодаря меньшему числу комплементарных каскадов, включенных в схему. Ввиду того, что в рассмотренных схемах ПУ на рис. 25 и 26 к МДП-транзисторам не предъявляется каких-либо особых требований, эти схемы полностью пригодны для интегрального монолитного исполнения по существующей технологии.

На рис. 27 показана простейшая схема, преобразующая ТТЛ-уровни в КМДП-уровни. Первый каскад (на транзисторе $T1$) выполняет функцию обычного инвертора-усилителя. Второй каскад (на МДП-транзисторах противоположной проводимости) представляет собой обычный комплементарный каскад. Чтобы этот каскад работал нормально, значения порогов транзисторов $T3$ и

$T4$ должны удовлетворять условию $U_{порT3} + U_{порT4} \leq E_1$.
 Схема работает следующим образом. При $U_{вх} = U^0_T \leq \leq +0,4$ В транзистор $T1$ заперт и на выходе первого каскада $U = +10$ В. Транзистор $T3$ заперт, а $T4$ открыт, на выходе схемы $U_{вых} = 0$. При $U_{вх} = U^1_T \geq +2,5$ В транзистор $T1$ отпирается до насыщения благодаря базовому току, равному $(U_{вх} - U_{бэ})/R_1$. Тогда на входе КМДП-каскада имеем примерно 0 и транзистор $T3$ открыт, а $T4$ заперт. Следовательно, $U_{вых} \approx +10$ В. Достоинства этой

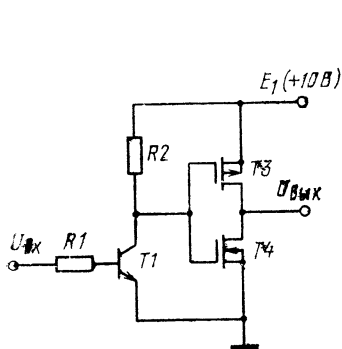


Рис. 27. Простейшая схема преобразователя ТТЛ→КМДП

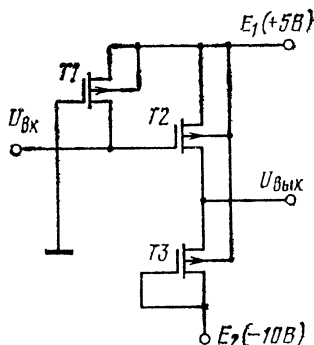


Рис. 28. Схема преобразователя ТТЛ→МДП

схемы — ее простота и высокое быстродействие. Недостатки — низкая помехозащищенность снизу и наличие одновременно биполярных и полевых транзисторов, что затруднит ее изготовление в виде интегральной полупроводниковой микросхемы. Вместе с тем, если учитывать, что уже начинают выпускать бескорпусные комплементарные пары транзисторов, то эту схему преобразователя можно легко изготовить в виде гибридной микросборки.

По аналогии с преобразователем ТТЛ→И²Л (см. рис. 19) можно построить оптоэлектронную схему преобразователя ТТЛ→ n -МДП, которая отличается от схемы на рис. 19 лишь выходным каскадом.

На рис. 28 показана простейшая схема ПУ на МДП-транзисторах, которая преобразует входные ТТЛ-уровни в МДП-уровни со значениями $U^0_M = -10$ В, $U^1_M \approx 0$. Транзисторы $T1$ и $T3$ выполняют роль нагрузочных ре-

зисторов. Когда $U_{\text{вх}}=U^0_T \approx 0$, ключевой транзистор $T2$ открыт. Сопротивления каналов транзисторов $T2$ и $T3$ образуют резисторный делитель. Если эти сопротивления удовлетворяют условию $(E_1+E_2)r_{\text{кан}2}/(r_{\text{кан}2}+r_{\text{кан}3})=E_1$, то на выходе схемы получим $U_{\text{вых}}=0$, где $r_{\text{кан}2}$ и $r_{\text{кан}3}$ — сопротивления каналов транзисторов $T2$ и $T3$ соответственно. Когда $U_{\text{вх}}=E_1=+5$ В, транзистор $T2$ заперт и $U_{\text{вых}}=E_2=-10$ В. При интегральном монолитном исполнении этой схемы топологию транзисторов необходимо рассчитать так, чтобы удовлетворялось вышеупомянутое условие. В противном случае уровень $U^1_{\text{вых}}$ сместится в сторону положительных или отрицательных значений.

4.2. Преобразователи МДП→ТТЛ

Эти преобразователи различны в зависимости от типа МДП-схем, питающих напряжений и логических уровней. Если выходные логические уровни МДП-схемы равны соответственно $U^1_M \approx +5$ В, $U^0_M \approx 0$, то такая микросхема может быть связана с ТТЛ-схемой непосредственно. При этом нужно, чтобы выходное сопротивление МДП-схемы было меньше 250 Ом, в противном случае повысится входной уровень U^0 ТТЛ-схемы и снизится ее помехозащищенность снизу. Если же $U^1_M = + (6-20)$ В, то выход МДП-схемы можно подклю-

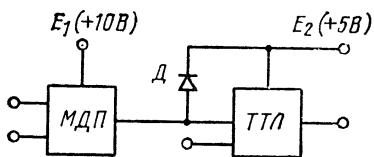


Рис. 29. Простейший способ сопряжения n -МДП- и КМДП-схем с ТТЛ-схемой

чить к входу ТТЛ с использованием ограничивающего диода (рис. 29). При этом очевидно, что от источника E_1 через выходной транзистор МДП-схемы и диод к источнику E_2 будет протекать ток, величина которого будет ограничена только сопротивлением канала МДП-транзистора. Поэтому если этот ток превышает допу-

стимый ток диода или МДП-транзистора, то рассматриваемая схема связи МДП- и ТТЛ-элементов неприменима. Кроме того, видно, что при такой связи выходной уровень МДП-схемы искажается (уменьшается), и поэтому ее выход нельзя подключить к другим МДП-схемам.

Схема преобразователя p -МДП \rightarrow ТТЛ [12] (рис. 30) целиком построена на p -канальных транзисторах и может преобразовывать уровни $U^1_M=0$, $U^0_M=-20$ В в ТТЛ-уровни. Она состоит из входного инвертора на транзисторах $T1$ и $T2$, промежуточного каскада на $T3$ и $T4$ и выходного инвертора на транзисторах $T5$ и $T6$. Подложки транзисторов $T1$ — $T6$ заземлены, а $T4$ — $T6$ подключены к E_2 . Транзистор $T1$ выполняет роль квази-

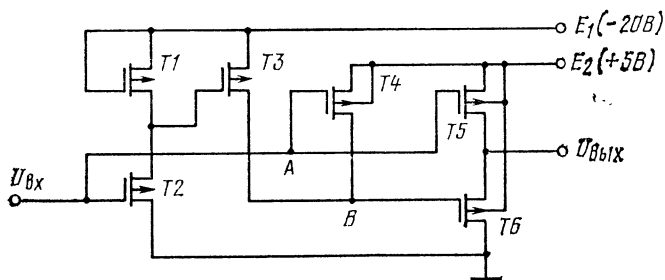


Рис. 30. Схема преобразователя p -МДП \rightarrow ТТЛ

линейного резистора. При $U_{вх}=0$ транзисторы $T2$, $T4$, $T5$ заперты. Потенциал в точке A равен $U_A=E_1-U_{портT1}$. Этот потенциал достаточен для полного отпирания транзистора $T3$. Поэтому потенциал в точке B равен $U_B=U_A-U_{портT3}$. Этот потенциал отпирает транзистор $T6$. Таким образом, $T5$ заперт, а $T6$ открыт. Следовательно, $U_{вых}=U^0_T=0$. Очевидно, чтобы входной ток ТТЛ-схемы не поднял уровень U^0_T на выходе преобразователя, необходимо, чтобы сопротивление канала открытого транзистора $T6$ удовлетворяло условию $r_{кан6} \leq U^0_T / I_{вх}$.

Пусть теперь $U_{вх}=U^0_M=-20$ В. Транзистор $T2$ отпирается. Потенциал U_A стремится к нулю и поэтому $T3$ запирается. Входным напряжением отпираются также транзисторы $T4$ и $T5$. Потенциал в точке B повышается до $+5$ В, вследствие чего $T6$ запирается. В результате оказывается, что $T5$ открыт, а $T6$ заперт. Поэтому $U_{вых}=U^1_T=+5$ В. Особенность этой схемы в том, что здесь требуются высокопороговые МДП-транзисторы. Действительно, если, например, пороговые напряжения транзисторов $T4$, $T5$ меньше $+5$ В, то при $U_{вх}=0$ они откроются и схема будет функционировать неправильно.

Рассмотрим схему ПУ на n -канальных МДП-транзи-

сторях с простым инвертором на выходе (рис. 31,а). На вход этой схемы можно подавать логические уровни КМДП- или n -МДП-схем с $U^1_M \geq +10$ В, $U^0_M \approx 0$. При $U_{вх} = 0$ транзистор $T2$ заперт. Ток, протекающий от источника E_1 через транзистор $T1$ и резистор $R1$, отпирает транзистор $T3$ до режима насыщения, и на выходе схемы $U_{вых} \approx 0$. При $U_{вых} = +10$ В транзистор $T2$ отпирается, и поскольку сопротивление его канала $r_{кан2} \ll r_{кан1}$, то напряжение $U_A \approx 0$. Поэтому транзистор $T3$ заперт и на

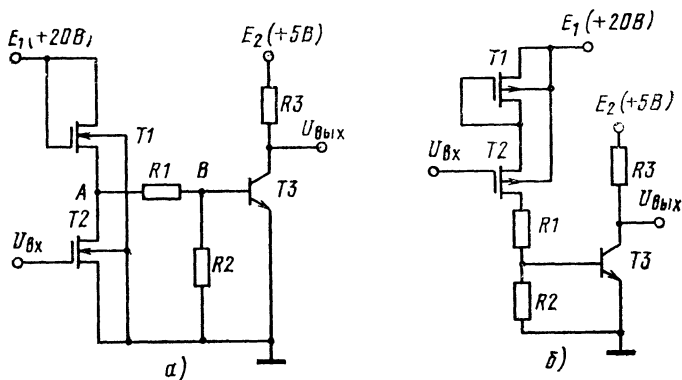


Рис. 31. Схемы преобразователей МДП \rightarrow ТТЛ с простым инвертором на выходе (а) и с повышенной помехозащищенностью (б)

выходе схемы $U_{вых} = +5$ В. Сопротивления резисторов $R1$, $R2$ определяются так, чтобы обеспечить ключевой режим работы транзистора $T3$ при переключении транзистора $T2$. Другими словами, когда $T2$ заперт, ток базы транзистора $T3$ должен удовлетворять следующему условию:

$$I_б = \frac{E_1 - U_{портT1} - U_{бэ}}{r_{кан1} + R_1} - \frac{U_{бэ}}{R_2} \geq \frac{I_к}{\beta_{T3}}, \quad (4.1)$$

где $r_{кан1}$ — сопротивление открытого канала, $U_{портT1}$ — пороговое напряжение отпирания нагрузочного транзистора $T1$. При отпирании переключающего транзистора $T2$, для надежного запирания транзистора $T3$ необходимо, чтобы $r_{кан2} \ll r_{кан1}$. Для быстрого рассасывания зарядов, накопленных в области базы транзистора $T3$, сопротивление резистора $R2$ берется возможно меньшим.

Рассмотрим схему преобразователя МДП \rightarrow ТТЛ с применением p -канальных транзисторов (рис. 31,б).

Переключательный транзистор $T2$ работает в режиме стокового повторителя. Нагрузочный транзистор $T1$ в данном случае служит для того, чтобы повысить помехозащищенность схемы сверху. Действительно, при отсутствии транзистора $T1$ помехозащищенность $U_{\text{п}}^-$ этой схемы была бы $U_{\text{п}}^- = U_{\text{пор}T2}$. Теперь же она равна $U_{\text{п}}^- = U_{\text{пор}T1} + U_{\text{пор}T2}$. Таким образом, уменьшается асимметричность помехозащищенности схемы сверху и снизу. При $U_{\text{вх}} = +20$ В транзистор $T2$ заперт, поэтому заперт и транзистор $T3$ и $U_{\text{вых}} = +5$ В. При $U_{\text{вх}} = 0$ сначала отпирается транзистор $T2$, затем $T1$ и по цепи $T1, T2, R1$ протекает ток, который и отпирает транзистор $T3$. Поэтому на выходе получается $U_{\text{вых}} \approx 0$.

Сопrotивления резисторов $R1$ и $R2$ должны удовлетворять условию, аналогичному (4.1), с той лишь разницей, что здесь надо учесть сопротивление каналов обоих транзисторов $T1$ и $T2$.

В схеме преобразователя p -МДП \rightarrow ТТЛ (рис. 32) при $U_{\text{вх}} \approx -20$ В переключающий транзистор $T2$ открыт и на выходе МДП-каскада (точка A) $U_A \approx 0$. Поэтому ток через $R2$ протекает в основном через базовую цепь транзистора $T3$, отпирая его до режима насыщения. Базовый ток $T3$ определяется из условия

$$I_6 = \frac{E_2 - U_{63}}{R_2} - \frac{U_{63}}{R_1} \geq \frac{I_K}{\beta_{T3}}. \quad (4.2)$$

Если сопротивления каналов открытых транзисторов $T1$ и $T2$ соизмеримы, то

$$U_A = E_1 r_{\text{кан1}} / (r_{\text{кан1}} + r_{\text{кан2}})$$

и условие отпираания транзистора $T3$ примет следующий вид:

$$\frac{E_2 - U_{63}}{R_2} - \frac{U_{63}(r_{\text{кан1}} + r_{\text{кан2}}) - E_1 r_{\text{кан2}}}{R_1(r_{\text{кан1}} + r_{\text{кан2}})} \geq \frac{I_K}{\beta_{T3}}. \quad (4.3)$$

Когда $U_{\text{вх}} = U_{\text{М}}^1 \approx 0$, транзистор $T2$ заперт. В этом случае $U_A \approx E_1$, и для обеспечения надежно запертого состояния транзистора $T3$ необходимо соблюдение условия

$$U_6 = E_2 - (E_2 - E_1) R_2 / (R_1 + R_2 + r_{\text{кан1}}) \leq 0,$$

где U_6 — потенциал на базе транзистора $T3$ (точка B). Очевидно, что как в этой, так и в предыдущих схемах

ПУ выходной простой инвертор можно заменить сложным и на выходе получить стандартные ТТЛ-уровни. Схемы ПУ на рис. 31—33 полностью идентичны по быстройдействию и другим параметрам, за исключением помехозащищенности. Помехозащищенность схемы рис. 33 выше, чем у других, на величину порога открывания МДП-транзистора.

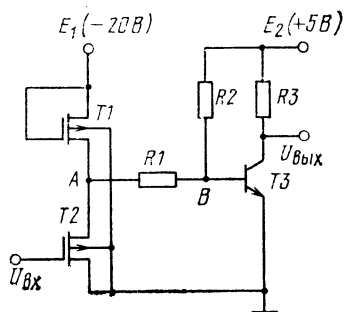


Рис. 32. Схема преобразователя p -МДП \rightarrow ТТЛ

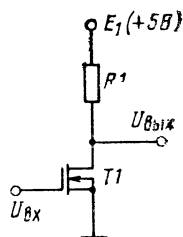


Рис. 33. Простейшая схема преобразователя n -МДП \rightarrow ТТЛ

В простейшей схеме преобразователя n -МДП \rightarrow ТТЛ (рис. 33) для обеспечения на выходе схемы уровня $U_{\text{Т}}^0 \leq +0,4$ В при открытом транзисторе $T1$ сопротивление канала этого транзистора должно удовлетворять условию

$$I_{\text{н}} r_{\text{канал}} \leq 0,4 \text{ В}, \quad (4.4)$$

где $I_{\text{н}} = NI_{\text{вх}}$ — ток нагрузки, представляющий собой сумму входных токов ТТЛ-схемы, подключенной к выходу ПУ. Если принимать, что $r_{\text{канал}} \approx 200\text{—}500$ Ом, то из (4.4) следует, что на выход рассматриваемого ПУ можно подключить не более одного входа ТТЛ-схемы. Нагрузочную способность этой схемы можно увеличить, если на его выходе добавить каскад на биполярных транзисторах в виде простого или сложного инвертора.

Все рассмотренные схемы, за исключением схемы на рис. 30, пригодны только для гибридного исполнения из-за того, что они содержат одновременно полевые и биполярные транзисторы.

Если в приведенной на рис. 32 схеме в коллекторную цепь вместо нагрузочного транзистора подключить светоизлучающий диод оптрона, а выходной каскад построить на сложном инверторе, то получим оптоэлектронную схему ПУ МДП → ТТЛ. Такая схема очевидна и поэтому здесь не рассматривается.

4.3. Преобразователи МДП → МДП

Для согласования МДП-схем различных типов также необходимо иметь соответствующие преобразователи уровней. Рассмотрим некоторые из них [13]. На рис. 34,а показана схема, которая преобразует логические уровни $U^0=0$, $U^1 \geq +10$ В в уровни $U^0=-20$ В, $U^1=0$. Она может согласовывать КМДП- и n -МДП-схемы с p -МДП-схемами. Когда $U_{вх}=+10$ В, транзистор $T1$ заперт. Поэтому потенциал на затворе транзистора $T2$ равен примерно E_2 и $T2$ открыт. Следовательно, $U_{вых} \approx 0$. Когда $U_{вх}=0$, транзистор $T1$ открыт, потенциал на затворе $T2$ равен приблизительно 0 и $T2$ заперт. Поэтому $U_{вых}=E_2$. Спротивления резисторов $R1$ и $R2$ определяются из условия надежного переключения транзистора $T2$. При этом учитывается также, чтобы напряжение затвор — сток транзисторов $T1$

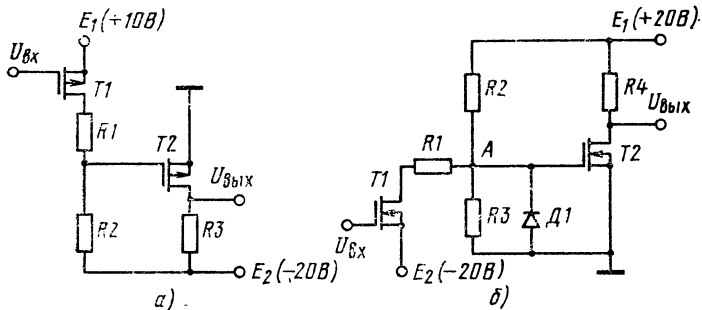


Рис. 34. Схемы преобразователей n -МДП → p -МДП, КМДП (а), p -МДП → n -МДП, КМДП (б)

и $T2$ не превышало допустимого. Очевидно, что все резисторы в этой схеме могут быть заменены МДП-транзисторами путем соответствующего включения. Тогда схему можно изготовить по МДП-технологии в виде монолитной схемы.

На рис. 34,б приведена схема ПУ, в которой напряжения затвор — сток транзисторов уменьшены благодаря резисторному делителю и диодному ограничителю. Эта схема преобразует входные уровни $U^0=-20$ В, $U^1=0$ в выходные уровни $U^0=0$, $U^1=+20$ В, благодаря чему она может согласовывать p -МДП-схему с n -МДП- и КМДП-схемами. При запертом транзисторе $T1$ потенциал в точке А равен $E_1 R_3 / (R_2 + R_3)$ и достаточен для отпирания $T2$. Поэтому $U_{вых} \approx 0$. При открытом $T1$

$$U_A = [E_1(R_1 + r_{кан1}) + E_2R_2]/(R_1 + R_2 + r_{кан1}) \approx 0,$$

поэтому транзистор T_2 заперт и $U_{вых} \approx +20$ В.

Если вследствие разброса питающих напряжений и других параметров схемы потенциал в точке A понижается, то отпирается диод $D1$ и фиксирует U_A на уровне $-0,8$ В, тем самым предотвращая пробой транзистора T_2 . Очевидно, что если значение E_2 невелико и $E_1 + E_2 < U_{проб\ T_2}$, то резистор $R1$ и диод $D1$ можно исключить из схемы, где $U_{проб\ T_2}$ — напряжение пробоя транзистора T_2 .

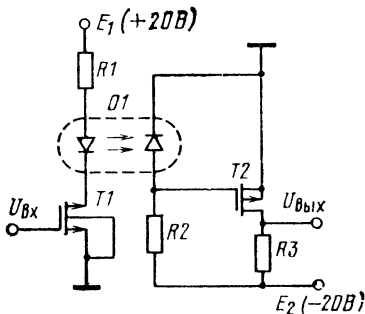


Рис. 35. Оптоэлектронная схема преобразователя n -МДП, КМДП \rightarrow p -МДП

заперт. Потенциал на затворе E_2 и транзистор открыт, поэтому $U_{вых} \approx 0$. При $U_{вх} = +10$ В транзистор $T1$ открыт и стоковый ток транзистора, протекающий через светоизлучающий диод оптрона, зажигает его. Под воздействием света фотодиод переходит в проводящее состояние, вследствие чего потенциал на затворе транзистора T_2 повышается, транзистор T_2 запирается, и на выходе получаем $U_{вых} = E_2 = -20$ В. Резисторы $R1$ и $R2$ ограничивают токи через соответствующие диоды оптрона.

Основной недостаток этой схемы — низкое быстродействие из-за большой инерционности оптрона. Кроме того, схема потребляет больше энергии по сравнению с предыдущими схемами. При гибридном исполнении ПУ эта схема является одной из наиболее подходящих, если ее быстродействие устраивает проектировщика аппаратуры. По аналогичному принципу можно построить оптоэлектронные схемы ПУ других типов.

Существуют также другие варианты преобразователей уровней МДП-схем [14], которые принципиально не отличаются от рассмотренных. Поэтому ограничимся приведенными схемами.

Для развязки входного и выходного каскадов преобразователя МДП \rightarrow МДП с различными логическими уровнями идеальным средством служит оптрон. На рис. 35 показана схема такого преобразователя. Входными уровнями ПУ являются $U^0 = 0$, $U^1 \geq +10$ В, а выходными уровнями $U^0 = -20$ В, $U^1 = 0$.

При $U_{вх} = 0$ транзистор $T1$ заперт и через светоизлучающий диод оптрона ток не протекает. Поэтому фотодиод оптрона транзистора T_2 равен примерно

5. Преобразователи уровней ЭСЛ \leftrightarrow И²Л

5.1. Преобразователи ЭСЛ \rightarrow И²Л

В отличие от ТТЛ-схем ЭСЛ-схемы ни при каких обстоятельствах не могут непосредственно сопрягаться с И²Л-схемами. Поэтому преобразователи ЭСЛ \rightarrow И²Л всегда необходимо иметь при сопряжении аппаратуры, построенной на ЭСЛ- и И²Л-элементах. Как уже говорилось в гл. 3, одной из особенностей И²Л-схемы являются небольшие рабочие токи, т. е. микрорежимы транзисторов. При работе биполярных транзисторов в микрорежимах ($I_n < 1$ мА) меняются как значения их параметров (коэффициент усиления, обратные токи и др.), так и зависимости этих параметров от дестабилизирующих факторов [15]. Это вынуждает принять дополнительные меры в схемотехническом и технологическом плане при реализации в едином кристалле И²Л-схемы одновременно с другими типами схем.

Однако мы здесь не будем вдаваться в технологические тонкости и остановимся лишь на некоторых схемотехнических особенностях И²Л-схем при их сопряжении с другими типами схем. Из схемы преобразователя ЭСЛ \rightarrow И²Л (рис. 36,а) видно, что ее входной каскад повторяет входной каскад схемы рис. 12 и поэтому имеет те же недостатки, а именно, узкую область устойчивой работы и критичность к допускам компонентов. Поскольку для нормальной работы сопротивление R_3 связано с сопротивлениями R_1 и R_2 соотношениями (2.11) и (2.12), то инжектируемый в область базы многоколлекторного транзистора ТЗ ток нельзя уменьшить путем увеличения R_3 . Следовательно, транзистор ТЗ будет работать в глубоком насыщении, если даже он имеет малый коэффициент усиления, так как при запортом Т2

$$(E_2 - U_{6a}) / R_3 \gg I_{кТЗ} / \beta, \quad (5.1)$$

где $I_{кТЗ} = NI_0$ — суммарный коллекторный ток транзистора ТЗ.

Чтобы приблизить величину левой части (5.1) к правой (ослабить неравенство), необходимо увеличить R_3 . Однако увеличение R_3 может привести к нарушению условий (2.11) и (2.12), поэтому необходимо увеличить коллекторный ток $I_{кТЗ}$, т. е. увеличить площадь и число коллекторов транзистора ТЗ.

Этот недостаток устранен в схеме преобразователя ЭСЛ→И²Л, приведенный на рис. 36,б. Работа схемы довольно проста. При $U_{вх} = U_{\ominus}^0 = -1,6$ В в переключателе тока заперт транзистор $T1$ и открыт $T2$. Через него протекает ток

$$I_{п} = (E_{01} - U_{6\alpha} - E_2) / R_1. \quad (5.2)$$

Если величина R_2 удовлетворяет условию $I_{п}R_2 \ll |E_{01}|$, то транзистор $T3$ надежно заперт. Следовательно, транзистор $T4$ открыт и $U_{вых} = U_{и}^0$. При $U_{вх} = U_{\ominus}^1 =$

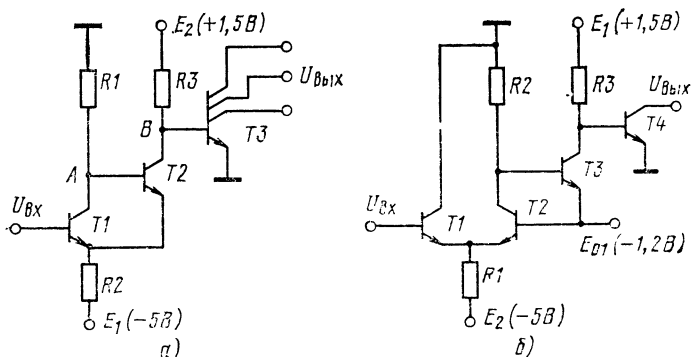


Рис. 36. Схема преобразователя ЭСЛ→И²Л (а) и ее вариант (б)

$= -0,8$ В в переключателе тока открыт транзистор $T1$ и заперт $T2$. Поэтому базовым током $I_6 = (|E_{01}| - U_{6\alpha}) / R_2$ отпирается транзистор $T3$. Следовательно, запирается транзистор $T4$ и на выходе получим $U_{вых} = U_{и}^1$.

В этой схеме для уменьшения степени насыщения выходного транзистора $T4$, его базовый ток можно уменьшить, увеличив R_3 . Если это приведет к насыщению транзистора $T3$, то его можно вывести из насыщения, увеличив R_2 и соответственно уменьшив ток через переключатель $I_{п}$.

Вход транзистора $T3$ в насыщение нежелателен, так как при этом на базу $T4$ будет подано отрицательное напряжение E_{01} , что нарушит режим работы $T4$ и приведет к увеличению задержки включения. Недостатки схемы рис. 36,б по сравнению с предыдущей в том, что она требует дополнительного источника опорного на-

пряжения и потребляет больше энергии при прочих равных условиях.

Общий недостаток рассмотренных схем преобразователей ЭСЛ \rightarrow И²Л — однофазный вход, не позволяющий получить выходной сигнал произвольной полярности: схема на рис. 36,а инвертирует входной сигнал, а схема на рис. 36,б повторяет полярность входного сигнала. Правда, если в схеме рис. 36,б базу транзистора *T3* подключить к коллектору не *T2*, а *T1* (с соответствующей перестановкой также *R2*), то схема будет инвертировать входной сигнал. Однако все равно невозможно оперативно изменять полярность входного сигнала путем внешней коммутации, как это можно сделать, например, в следующей схеме преобразователя.

В усовершенствованном варианте преобразователя ЭСЛ \rightarrow И²Л (рис. 37) схема имеет парафазный вход. Если предшествующий ЭСЛ-элемент имеет парафазный выход, то один из входов преобразователя подключается к прямому выходу, а другой — к инверсному выходу ЭСЛ-элемента. Если предшествующий ЭСЛ-элемент имеет только один выход (прямой или инверсный), то один из входов преобразователя подключают к выходу ЭСЛ-элемента, а второй — к источнику опорного напряжения. В зависимости от способа подключения входов схема преобразователя либо будет инвертировать, либо повторять входной сигнал.

Схема работает следующим образом. Если транзистор *T1* заперт, то заперт также *T3*, а *T4* открыт и на выходе схемы получим уровень логического нуля И²Л-схемы. В этом случае необходимо, чтобы

$$(E_1 - U_{69})/R_2 = sI_{кТ4}/\beta_{Т4}, \quad (5.3)$$

где *s* — степень насыщения транзистора *T4*.

Если транзистор *T1* открыт, то открыт также транзистор *T3* и через него протекает ток

$$I_1 = (U^1 - U_{69} - E_2) \alpha^2 / R_1, \quad (5.4)$$

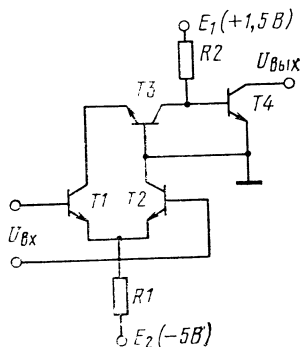


Рис. 37. Усовершенствованный вариант преобразователя ЭСЛ \rightarrow И²Л

где $\alpha = \beta / (1 + \beta)$ — коэффициент усиления транзисторов $T1$, $T3$.

Для нормального отпирания транзистора $T3$ необходимо, чтобы $U_{кТ1} \leq U_{бэ}$, где $U_{кТ1}$ — потенциал коллектора транзистора $T1$, а для запираания транзистора $T4$ необходимо, чтобы $U_{кТ3} \leq U_{бэ}$, где $U_{кТ3}$ — потенциал коллектора транзистора $T3$. Следовательно,

$$U_{кТ3} = U_{кТ1} + U_{кэТ3} = E_1 - I_1 R_1 \leq U_{бэ}. \quad (5.5)$$

Таким образом, сопротивления резисторов $R1$ и $R2$ определяются из условий (5.3) — (5.5).

5.2. Преобразователи И²Л → ЭСЛ

В схеме преобразователя И²Л → ЭСЛ (рис. 38,а) при $U_{вх} = U_{и}^1$ транзистор $T1$ отпирается и $U_A = U_{кэ\text{ на с}} \approx 0$. Следовательно, $U_{вых} = -2U_{бэ} \approx -1,5 \text{ В} = U_{э}^0$. При $U_{вх} = U_{и}^0$ транзистор $T1$ заперт. Отпирается диод $D1$, фиксируя потенциал U_A на уровне $+U_{д} \approx +0,75 \text{ В}$. Поэтому $U_{вых} = -U_{бэ} \approx -0,75 \text{ В}$. В этой схеме, как и в схеме преобразователей И²Л → ТТЛ, требуется, чтобы многоколлекторный транзистор $T1$ входного И²Л-каскада имел большой коэффициент усиления для согласования по току с входным И²Л-элементом. Если необходимый коэффициент усиления невозможно получить, то в схему подключают последовательно несколько И²Л-каскадов.

Рассмотрим пример. Пусть $I_{кТ1} = 2 \text{ мА}$. Если коэффициент усиления транзистора $T1$ равен 10, то при подключении двух И²Л-каскадов в схеме можно управлять входным током 20 мкА. Поскольку $R_1 = E_1 / I_{к} \approx 750 \text{ Ом}$, то при запертом транзисторе $T1$ через диод $D1$ протечет ток $I_{д1} = (E_1 - U_{д1}) / R_1 - I_б$, где $I_б$ — ток базы транзистора $T2$. Принимая $I_{кТ2} = 5 \text{ мА}$, $\beta_{Т2} = 50$ и $U_{д1} \approx 0,75 \text{ В}$, определим $I_{д1} \approx 0,9 \text{ мА}$. Следовательно, диод $D1$ действительно открыт и $U_A = U_{д} \approx +0,75 \text{ В}$. Тогда на выходе схемы получим $U_{вых} = U_A - 2U_{д} \approx -0,75 \text{ В}$.

При наихудшем сочетании параметров выходные уровни преобразователя на рис. 38,а могут существенно отличаться от стандартных ЭСЛ-уровней. Поэтому на выходе схемы для формирования стандартных ЭСЛ-уровней можно добавить ЭСЛ-каскад. Кроме того, в схе-

ме вместо диодов $D1$ и $D2$ можно использовать один транзистор, в результате чего получится схема с составным транзистором.

Рассматриваемую схему преобразователя целесообразно реализовать вместе с И²Л-схемой. При ее реализации в виде отдельной микросхемы во время электронного конструирования аппаратуры и разбиения блоков на типовые элементы замены (ТЭЗ) эти микросхемы

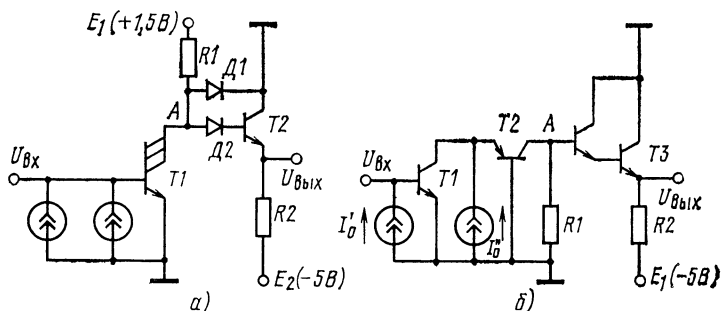


Рис. 38. Схема преобразователя И²Л→ЭСЛ (а) и ее вариант (б)

должны размещаться недалеко от И²Л-микросхем, чтобы из-за удлиненных соединительных проводников не искажались И²Л-сигналы.

В варианте схемы преобразователя И²Л→ЭСЛ (рис. 38,б) имеется промежуточный согласующий каскад на транзисторе $T2$, а в выходном каскаде использован составной транзистор. Рассмотрим работу схемы. Когда $U_{вх} = U_{и}^0 = 0$, ток I'_0 генератора первого каскада направляется к входу и транзистор $T2$ заперт. Поэтому ток I''_0 генератора второго каскада направляется в транзистор $T2$, отпирая его. В результате $U_A \approx +0,7$ В. Следовательно, $U_{вых} = U_A - 2U_{бэ} \approx -0,8$ В = $U^1_{э}$.

При $U_{вх} = U^1_{и}$ ток I'_0 (рис.38,б) направляется в базу транзистора $T1$, отпирая его до режима насыщения. Тогда ток I''_0 направляется в коллекторную цепь транзистора $T1$, и поэтому транзистор $T2$ полностью закрыт. Поскольку составной транзистор $T3$ работает в режиме эмиттерного повторителя, его базовый ток обеспечивается через резистор $R1$. Поэтому $U_A = -I_6 R1$. Если учитывать, что ток базы составного транзистора $T3$ невелик,

то $U_A \approx -(0,1-0,2)$ В. Следовательно, $U_{\text{вых}} = U_A - 2U_{\text{бэ}} \approx -1,6 \text{ В} = U_{\text{э}}$. Эта схема довольно проста, потребляет небольшую мощность и пригодна для изготовления как в гибридном, так и в монолитном исполнении.

Таким образом, рассмотренные схемы ПУ ЭСЛ \rightarrow И²Л полностью согласуют ЭСЛ- и И²Л-схемы, могут быть изготовлены в виде полупроводниковых или гибридных ИС по существующей технологии биполярных схем и применены в практике проектирования цифровой аппаратуры.

6. Преобразователи уровней ЭСЛ \leftrightarrow МДП

6.1. ПРЕОБРАЗОВАТЕЛИ ЭСЛ \rightarrow МДП

Современные ЭСЛ- и МДП-схемы существенно отличаются не только по технологии, но и по быстродействию и другим параметрам (см. таблицу), поэтому разработчик микроэлектронной аппаратуры старается не использовать их совместно. Но в современных высокопроизводительных системах цифровой обработки информации часто оказывается целесообразным вычислитель построить на быстродействующих элементах, какими являются ЭСЛ-элементы, а память и некоторые другие узлы системы — на МДП-элементах, отличающихся высокой информационной емкостью и технологичностью. Отсюда — необходимость сопряжения ЭСЛ- и МДП-схем.

Заметим также, что задача преобразования ЭСЛ-уровней в МДП- и КМДП-уровни во многом сходна с задачей преобразования ЭСЛ-уровней в ТТЛ-уровни. Поэтому в ряде случаев в качестве преобразователей ЭСЛ \rightarrow МДП могут быть использованы преобразователи ЭСЛ \rightarrow ТТЛ после внесения в них некоторых изменений.

Если предшествующий преобразователю ЭСЛ-элемент имеет прямые и инверсные выходы, то преобразователи ЭСЛ \rightarrow p -МДП и ЭСЛ \rightarrow n -МДП могут быть построены так, как это показано на рис. 39. Разумеется, эти схемы работоспособны, если размах U_c логического сигнала ЭСЛ-схемы удовлетворяет условию $U_c = U_{\text{э}}^1 - U_{\text{э}}^0 \geq U_{\text{бэ}} \approx 0,75 \text{ В}$. Это условие необходимо для полного отпирания транзистора $T1$ до насыщения. Резистор $R1$ предназначен для ограничения тока базы, когда

$U_{\text{Э}}^1 - U_{\text{Э}}^0 > U_{\text{бэ}}$. На рис. 39,б резисторный делитель $R2$, $R3$ рассчитывают так, чтобы при открытом транзисторе $T2$ на выходе схемы получить $U_{\text{ВЫХ}} \approx 0$. На рис. 39,а для нормальной работы схемы необходимо, чтобы пороговое напряжение отпирания МДП-транзистора $T2$ удовлетворяло условию $|U_{\text{пор}T2}^-| > |U_{\text{Э}}^0| = 1,6$ В. В противном случае при отпирании транзистора $T1$ транзистор $T2$ не заперется.

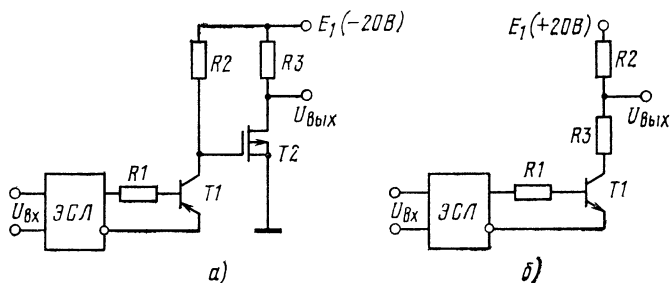


Рис. 39. Схемы преобразователей ЭСЛ \rightarrow p -МДП (а) и ЭСЛ \rightarrow n -МДП (б) с парафазными входами

Из таблицы видно, что условие $U_{\text{Э}}^1 - U_{\text{Э}}^0 > U_{\text{бэ}}$ не всегда выполняется. Следовательно, в некоторых сериях ЭСЛ-ИС рассмотренные ПУ не могут быть применены. В этом отношении более надежно работает схема ПУ, приведенная на рис. 40. При $U_{\text{ВХ}} = U_{\text{Э}}^0$ транзистор $T1$ надежно заперт и на выходе $U_{\text{ВЫХ}} = U_{\text{М}}^1 \approx +20$ В. Если $U_{\text{ВХ}} = U_{\text{Э}}^1$, то транзистор $T1$ надежно открыт и работает в режиме насыщения. Сопротивления резисторов $R2$ и $R3$ рассчитаны так, чтобы при этом $U_{\text{ВЫХ}} \approx 0$. Очевидно, что помехозащищенность этой схемы ($U_{\text{п}}^+$, $U_{\text{п}}^-$) выше помехозащищенности предыдущих схем. По быстродействию и другим параметрам они примерно эквивалентны.

Если на выходе этой схемы добавить КМДП-каскад, как это показано на рис. 41, то получим преобразователь ЭСЛ \rightarrow КМДП. Здесь сопротивления резисторов $R2$, $R3$ не критичны для нормальной работы схемы и ограничиваются лишь коллекторным током транзистора

T1. Диод *D1* ограничивает снизу потенциал на входе комплементарного каскада при открытом транзисторе *T1* и наихудшем сочетании параметров схемы и питающих напряжений. Работает схема аналогично схеме рис. 27. Ее достоинства — высокое быстродействие, надежная работа и небольшое потребление энергии. Недостатки — наличие одновременно полевых и биполярных приборов в схеме, необходимость двух источников питания.

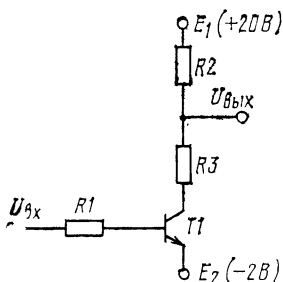


Рис. 40. Усовершенствованный вариант схемы преобразователя ЭСЛ → *n*-МДП

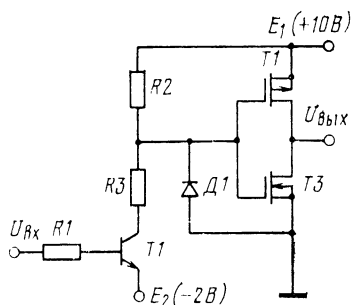


Рис. 41. Схема преобразователя ЭСЛ → КМДП

Помехозащищенность рассмотренных схем невелика не только по сравнению с МДП-схемой, но и по сравнению с ЭСЛ-схемой, если учесть, что при разбросе питающих напряжений E_1 , E_2 на величину $\pm 5\%$ и при наихудшем сочетании параметров помехозащищенность, например, схемы рис. 40, составляет менее 0,1 В.

Схема преобразователя ЭСЛ → *n*-МДП (рис. 42,а) имеет большую помехозащищенность и может работать в парафазном режиме. Она может согласовывать также ЭСЛ- с КМДП-схемами. При $U_{вх} = U_{\infty}^0$ транзистор *T2* открыт и через него протекает коллекторный ток

$$I_K \approx (E_{01} - U_{\text{бэ}} - E_2) / R_2. \quad (6.1)$$

При этом сопротивление резистора *R1* выбирается так, чтобы $E_1 - I_K R_1 \leq 0$. Тогда обеспечивается надежно запертое состояние транзистора *T3* и на выходе получаем $U_{\text{вых}} \approx +20$ В. При $U_{вх} = U_{\infty}^1$ транзистор *T2* заперт и со-

противление резистора $R1$ должно обеспечивать открытое состояние транзистора $T3$:

$$(E_1 - U_{бэ}) / R_1 \geq (E_1 + I_R R_3) / R_3 \beta. \quad (6.2)$$

Из выражений (6.1) и (6.2) определяют сопротивления R_1 и R_2 , задавая другие параметры.

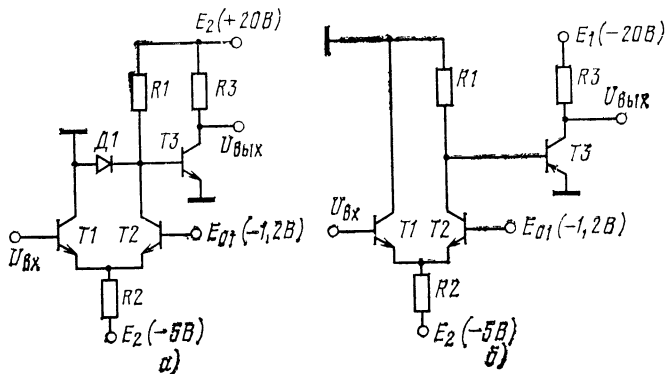


Рис. 42. Схемы преобразователей ЭСЛ \rightarrow n -МДП (а) и ЭСЛ \rightarrow p -МДП (б)

Диод $D1$ ограничивает снизу потенциал на коллекторе транзистора $T2$ при его открытом состоянии, тем самым предотвращая пробой перехода эмиттер — база транзистора $T3$. Схема на рис. 42,а инвертирует фазу входного сигнала. Чтобы она не инвертировала входной сигнал, необходимо поменять местами источник опорного напряжения E_{01} и информационный вход схемы. Тогда при отпирании транзистора $T2$ его коллекторный ток можно определить по формуле (6.1), куда вместо E_{01} необходимо подставить $U_{вх} = U^1_{э}$. Поскольку $U^1_{э} > E_{01}$, то ток I_R в этом случае будет больше. Следовательно, неравенство $E_1 - I_R R_1 \leq 0$ будет сильнее, т. е. потенциал на коллекторе $T2$ опустится ниже нуля. Но это не опасно для нормальной работы схемы, так как диод $D1$ ограничит его на уровне $-0,7$ В.

Помехозащищенность рассматриваемой схемы ПУ и стандартных ЭСЛ-схем одинаковы. Быстродействие соизмеримо с быстродействием ЭСЛ-схем. При монолитном исполнении этой схемы топология транзистора $T3$ будет отличаться от топологии других транзисторов, так

как здесь требуется, чтобы допустимое коллекторное напряжение было не менее 21 В.

Схема преобразователя ЭСЛ \rightarrow p -МДП (рис. 42,б) имеет структуру, аналогичную структуре схемы ЭСЛ \rightarrow n -МДП. Здесь также при необходимости можно использовать парафазные выходы ЭСЛ-схемы. При $U_{вх} = U_{\text{Э}}^0 = -1,6$ В транзистор $T2$ открыт и его коллекторный ток состоит из двух составляющих: базового тока транзистора $T3$ и тока через резистор $R1$. Если пренебрегать базовым током транзистора $T2$, то можно записать

$$(E_{01} - U_{\text{бэ}} - E_2) / R_2 = U_{\text{бэ}} / R_1 + I_{\text{бт3}}. \quad (6.3)$$

Значение $I_{\text{б}}$ задается такое, чтобы обеспечить насыщенный режим работы транзистора $T3$. Тогда $U_{\text{вых}} = U_{\text{М}}^1 \approx 0$. Если $U_{\text{вх}} = U_{\text{Э}}^1$, то транзисторы $T2$ и $T3$ заперты и $U_{\text{вых}} = U_{\text{М}}^0 \approx -20$ В.

По быстродействию, помехозащищенности и другим характеристикам эта схема полностью эквивалентна предыдущей.

6.2. ПРЕОБРАЗОВАТЕЛИ МДП \rightarrow ЭСЛ

Преобразователи МДП \rightarrow ЭСЛ существенно отличаются от преобразователей ТТЛ \rightarrow ЭСЛ по той причине, что ТТЛ-схемы управляются током, а МДП-схемы — напряжением. На рис. 43,а показана схема ПУ, которая может преобразовать в ЭСЛ-уровни любые положительные уровни МДП-схем, удовлетворяющих условию $U_{\text{М}}^1 > U_{\text{порТ1}}$, $U_{\text{М}}^0 \leq 0$. При $U_{\text{вх}} = U_{\text{М}}^1 = +20$ В транзистор $T1$ открыт. Поскольку $R_1 \gg r_{\text{кан1}}$, то $U_{\text{А}} \approx 0$; $U_{\text{вых}} = U_{\text{А}} - U_{\text{д}} - U_{\text{бэ}} \approx -1,5$ В. При $U_{\text{вх}} = U_{\text{М}}^0 = 0$ транзистор $T1$ заперт. Тогда ток от E_1 протекает через цепь $R1, D1$. Поэтому $U_{\text{А}} = U_{\text{д1}} \approx +0,75$ В. Следовательно, $U_{\text{вых}} \approx -0,75$ В. Резистор $R2$ предназначен для того, чтобы обеспечить нормально открытый режим работы диода $D2$ независимо от состояния $T1$. Сопротивления резисторов $R1$ и $R2$ определяются из следующих условий:

$$R_1 [I_{\text{с}} + (-U_{\text{бэ}} - E_2) / R_2 + I_{\text{б}}] = E_1; \quad (6.4)$$

$$(E_1 - U_{\text{д1}}) / R_1 = I_{\text{д1}} + E_2 / R_2 + I_{\text{б}}, \quad (6.5)$$

где I_c — ток стока транзистора $T1$; I_b — ток базы транзистора $T2$; $I_{д1}$ — ток через диод $Д1$. Выражение (6.4) соответствует открытому состоянию транзистора $T1$, а (6.5) — запертому. В схеме при необходимости вместо диодов $Д1$ и $Д2$ можно ставить один транзистор с заземленным коллектором. Тогда роль фиксирующего диода $Д1$ будет выполнять коллекторный переход, а роль диода $Д2$ — эмиттерный переход транзистора. Эта схема

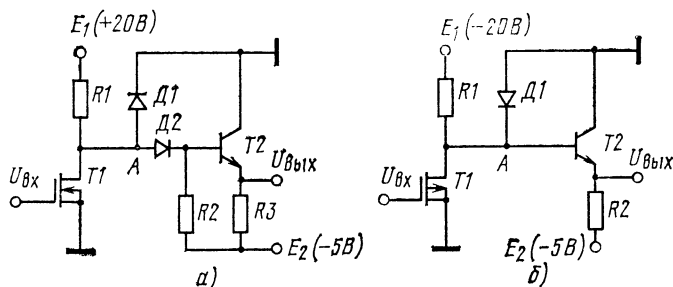


Рис. 43. Схемы преобразователей n -МДП, КМДП \rightarrow ЭСЛ (а) и p -МДП \rightarrow ЭСЛ (б)

может быть легко реализована в гибридном исполнении с применением бескорпусных МДП-транзисторов и полупроводниковых приборов.

На рис. 43,б приведена схема преобразователя, которая может преобразовать в ЭСЛ-уровни любые отрицательные уровни МДП-схем со значениями $U_M^0 < U_{порT1}$, $U_M^1 \geq 0$. Схема работает следующим образом. Когда $U_{вх} = U_M^1 = 0$, транзистор $T1$ заперт, через диод $Д1$ протекает ток

$$I_{д1} = (-U_{д1} - E_1)/R_1 + I_b,$$

где I_b — ток базы транзистора $T2$. Потенциал в точке A равен $U_A = -U_{д1} \approx -0,8$ В. Следовательно, $U_{вых} \approx -1,6$ В. При $U_{вх} = U_M^0 = -20$ В транзистор $T1$ открыт, $U_A \approx 0$ и диод $Д1$ заперт. Следовательно, $U_{вых} \approx -0,8$ В.

Быстродействие как этой, так и предыдущей схемы ограничивается в основном первым каскадом на МДП-транзисторе, так как выходной эмиттерный повторитель существенно не влияет на задержки включения и выключения схемы. Помехозащищенности рассмотренных

схем (рис. 43) одинаковы и определяются значением порогового напряжения отпираания входного МДП-транзистора $T1$. Следует заметить также, что при наихудшем сочетании параметров выходные уровни $U^0_{\text{Э}}$ и $U^1_{\text{Э}}$ этих схем могут существенно отличаться от значений, приведенных в табл. 1, вследствие чего снижается помехозащищенность последующей ЭСЛ-схемы. Поэтому при изготовлении интегральных микросхем этих ПУ желательнее на выходе схемы добавить стандартный ЭСЛ-каскад.

7. Преобразователи уровней $I^2Л \rightleftharpoons \text{МДП}$

7.1. ПРЕОБРАЗОВАТЕЛИ $I^2Л \rightarrow \text{МДП}$

При синтезе схем преобразователей $I^2Л \rightleftharpoons \text{МДП}$ трудности возникают не только потому, что напряжения питания и рабочие сигналы $I^2Л$ - и МДП-схем по величине сильно различаются, но и потому, что пороговое напряжение отпираания МДП-транзистора больше логических уровней $I^2Л$ -схем, а сопротивление канала открытого МДП-транзистора, как правило, имеет величину несколько сот омов. С другой стороны, задача облегчается тем, что как $I^2Л$ -, так и МДП-схемы работают с малыми токами.

На рис. 44,а приведена схема преобразователя $I^2Л \rightarrow n\text{-МДП}$, КМДП, построенная на n -канальном МДП-транзисторе с индуцированным каналом. В схеме задача уменьшения коллекторного напряжения транзистора $T2$ решена «в лоб» — при помощи делителя на резисторах $R1, R2$. Делитель рассчитывают из условий

$$U_{\text{проб}T2} > E_1 R_1 / (R_1 + R_2) > U_{\text{пор}T3}, \quad (7.1)$$

где $U_{\text{проб}T2}$ — напряжение пробоя коллекторного перехода транзистора $T2$; $U_{\text{пор}T3}$ — пороговое напряжение отпираания транзистора $T3$. Вторым условием нормальной работы схемы является

$$E_1 / R_1 < I_0 (n_K \beta)^m, \quad (7.2)$$

где I_0 — входной ток схемы; m — число последовательно включенных $I^2Л$ -каскадов.

Очевидно, что при реализации этой схемы в интегральном монокристаллическом исполнении возникнут трудности с подбором характеристик подложки и необходимости дополнительных операций диффузии и окисления из-за наличия в схеме резисторов, биполярных и полевых транзисторов с разными характеристиками. Рассмотренная схема имеет еще один недостаток, заключающийся в том, что выходной МДП-транзистор работает в режи-

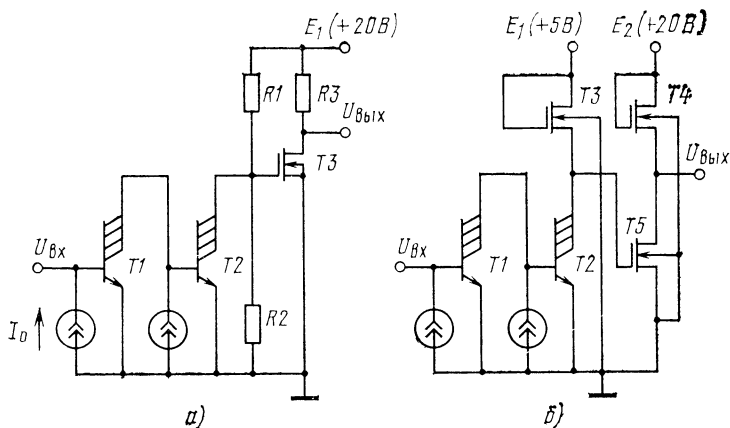


Рис. 44. Схема преобразователя $I^2L \rightarrow n$ -МДП, КМДП (а) и ее вариант (б)

ме небольших напряжений затвора из-за небольших допустимых коллекторных напряжений транзистора T_2 . Это означает, что крутизна передаточной характеристики схемы будет меньше, а задержка переключения больше.

Из описанной схемы преобразователя $I^2L \rightarrow n$ -МДП можно исключить резисторы, как это показано на рис. 44,б. Здесь полевой транзистор T_3 работает в режиме квазилинейного сопротивления и напряжение на коллекторе биполярного транзистора T_2 не превышает $+5$ В. Выходной каскад представляет собой инвертор на n -канальных МДП-транзисторах, где T_4 — нагрузочный, а T_5 — переключающий транзистор. Когда $U_{вх} = U_{и}^1 = 0$, транзистор T_2 открыт, потенциал на затворе T_5 равен 0 и поэтому он заперт. На выходе схемы $U_{вых} = U_{и}^1 = E_2 - U_{порT4}$. Если $U_{вх} = U_{и}^1 \approx +0,7$ В, транзистор T_2 заперт,

потенциал на затворе $T5$ равен $E_1 - U_{порT3} > U_{порT5}$. Следовательно, $T5$ будет открыт. Отношение сопротивлений открытых каналов транзисторов $T4$ и $T5$ выбирают так, чтобы при этом получить $U_{вых} \approx 0$. Заметим сразу же, что это не так просто обеспечить, так как если транзисторы $T4$ и $T5$ имеют одинаковую топологию и технологию, то сопротивления их каналов будут зависеть только от значений управляющих напряжений на затворах. На

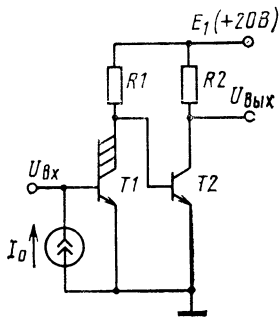


Рис. 45. Упрощенная схема преобразователя $И^2Л \rightarrow n\text{-МДП}$, КМДП на биполярных транзисторах

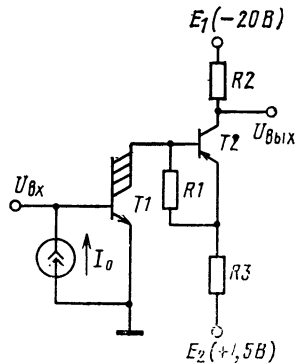


Рис. 46. Схема преобразователя $И^2Л \rightarrow p\text{-МДП}$

схеме рис. 44,б напряжение затвора $T4$ больше. Чтобы сопротивление его канала было больше сопротивления канала $T5$, эти транзисторы должны иметь разную геометрию и разные удельные сопротивления базового слоя. Если учитывать, что вместе с этим транзистор $T5$ должен быть низкопороговым ($U_{порT5} < E_1 - U_{порT3}$) для нормальной работы схемы, то станет очевидным преимущество предыдущей схемы преобразователя $И^2Л \rightarrow n\text{-МДП}$ (рис. 44,а).

Схема преобразователя на биполярных транзисторах (рис. 45) на выходе обеспечивает уровни $U^0 \approx 0$, $U^1 \approx +20$ В. Следовательно, она может согласовать $И^2Л$ - и $МДП$ -элементы с соответствующими уровнями логических сигналов. Если схема правильно рассчитана, напряжение на коллекторе многоколлекторного транзистора $T1$ не превышает $+0,8$ В независимо от величины пита-

ющего напряжения E_1 . Сопротивление R_1 довольно велико и удовлетворяет следующим условиям:

$$E_1/I_{0n_k}\beta_{T1} \leq R_1 \leq (E_1 - U_{бэ})\beta_{T2}/I_K. \quad (7.3)$$

Левая часть неравенства (7.3) — условие насыщения транзистора $T1$, а правая часть — транзистора $T2$. Следует заметить, что если I_K невелик, а $\beta_{T2} > 50$, то в этой схеме один И²Л-каскад обеспечит требуемое усиление по току, поэтому рассматриваемая схема наиболее практична и легко реализуема. Поскольку в схеме отсутствует полевой транзистор, она может быть изготовлена по существующей планарной технологии биполярных схем и включена в состав серии И²Л-микросхем.

Для согласования И²Л-схем с p -МДП-схемами можно использовать схему преобразователя, показанную на рис. 46. Когда транзистор $T1$ заперт, то заперт также $T2$, и на выходе схемы имеем $U_{\text{вых}} = -20 \text{ В} = U_{\text{М}}^0$. И²Л-каскад рассчитан так, чтобы значение усиленного им тока превышало значение тока базы транзистора $T2$ и тока смещения через $R1$. Тогда при отпирании $T1$ нормально отпирается также $T2$ до границы насыщения. При этом

$$U_{\text{вых}} = U_{\text{э}} - U_{\text{эк}}, \quad (7.4)$$

причем

$$U_{\text{э}} = E_2 - (U_{\text{бэ}}/R_1 + I_{\text{б}} + I_{\text{н}})R_3, \\ I_{\text{к}} = (E_1 - U_{\text{вых}})/R_2 + I_{\text{н}},$$

где $I_{\text{б}}$ — ток базы транзистора $T1$; $I_{\text{н}}$ — ток нагрузки схемы; $U_{\text{эк}}$ — напряжение эмиттер — коллектор транзистора $T2$ на границе насыщения.

Если принять падение напряжения на резисторе $R3$ равным 0,8 В, а $U_{\text{эк}} \approx 0,7 \text{ В}$, то из (7.4) получим $U_{\text{вых}} \approx 0$. Таким образом, для получения уровня $U_{\text{вых}} = U_{\text{М}}^1 \approx 0$ сопротивления резисторов схемы должны удовлетворять условию

$$\left[\frac{U_{\text{бэ}}}{R_1} + \left(\frac{E_1}{R_2} + I_{\text{н}} \right) \frac{1 + \beta_{T2}}{\beta_{T2}} \right] R_3 \approx 0,8. \quad (7.5)$$

Вторым условием, которому должны удовлетворять сопротивления резисторов схемы, является

$$\frac{U_{\text{бэ}}}{R_1} + \left(\frac{E_1}{R_2} + I_{\text{н}} \right) \frac{1}{\beta_{T2}} \leq I_{0n_k}\beta_{T1}. \quad (7.6)$$

Заметим, что если схема ПУ будет работать только на МДП-схемы, то в выражениях (7.4)—(7.6) можно принимать $I_n=0$. Значения сопротивлений R_1 , R_2 и R_3 определяют из выражений (7.5) и (7.6) с учетом (7.4). Этот преобразователь может быть изготовлен как в монолитном, так и в гибридном исполнении.

Можно привести также схему преобразователя $I^2Л \rightarrow МДП$ с применением оптрона, аналогичную схемам, рассмотренным в предыдущих главах, но она непрактична из-за сложности построения первого каскада. Поэтому рассматривать ее не будем.

7.2. ПРЕОБРАЗОВАТЕЛИ МДП \rightarrow $I^2Л$

Эти преобразователи во многом схожи с преобразователями $МДП \rightarrow ТТЛ$, так как входные характеристики $ТТЛ$ - и $I^2Л$ -схем близки. Поэтому большинство рассмотренных в § 4.2 схем после несложных преобразований и перерасчетов может быть использовано в качестве преобразователей $МДП \rightarrow I^2Л$. Рассмотрим некоторые новые схемы.

На рис. 47 показана простейшая схема, позволяющая согласовать МДП-схемы с уровнями $U^0=0$, $U^1 \geq +5$ В с $I^2Л$ -схемами. Ввиду того, что входной ток $I^2Л$ -схемы небольшой ($I_0=10-50$ мкА) для ограничения степени насыщения транзистора $T2$ необходимо, чтобы его коэффициент усиления β был невелик, а ток через резистор $R1$ составлял меньше миллиампера. Последнее условие обеспечит также надежное запираание $T2$ при отпирании $T1$, поскольку для этого необходимо

$$U_{бТ2} \approx (E_1/R_1)r_{кан1} < 0,6 \text{ В}, \quad (7.7)$$

где $r_{кан1}$ — сопротивление канала открытого транзистора $T1$. Недостаток этой схемы в том, что помехозащищенность снизу намного меньше помехозащищенности сверху, так как $U_{-п} \leq U^1 - U_{порТ1}$, $U_{п}^+ \leq U_{порТ1}$. Чтобы увеличить помехозащищенность снизу за счет уменьшения помехозащищенности сверху, можно к $T1$ подключить последовательно второй транзистор $T2$ (рис. 48). В этой схеме помехозащищенность снизу равна уже $U_{п}^+ \leq U_{порТ1} + U_{порТ2}$. Это происходит благодаря тому, что при $U_{вх} = U_{порТ1}$ канал в $T1$ индуцируется, но ток по цепи не протекает до тех пор, пока не повысится потен-

циал на затворе $T2$ и отперет его. В этой схеме условия запираания транзистора $T3$ при прочих равных условиях ухудшаются, так как в выражении (7.7) необходимо учесть сопротивление каналов последовательно соединенных транзисторов $T1$ и $T2$. Поэтому здесь сопротив-

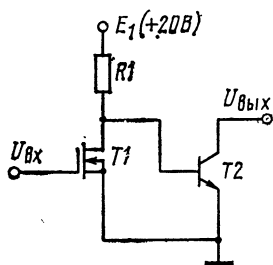


Рис. 47. Схема преобразователя МДП \rightarrow И²Л

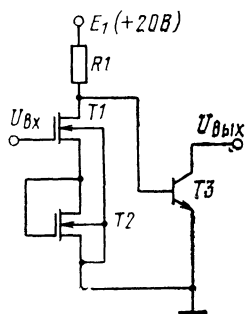


Рис. 48. Схема преобразователя МДП \rightarrow И²Л с повышенной помехоустойчивостью

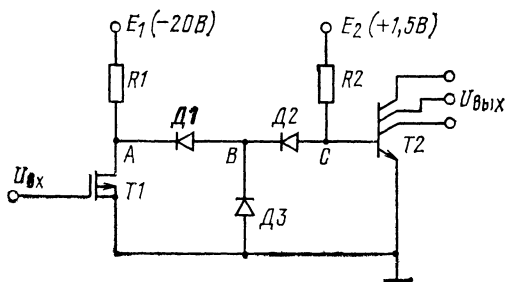


Рис. 49. Схема преобразователя p -МДП \rightarrow И²Л

ление R_1 должно быть больше, чем в предыдущей схеме.

На рис. 49 показана схема, которая преобразует МДП-уровни $U^1_M=0$, $U^0_M \leq -5$ В в И²Л-уровни. Схема работает следующим образом. Когда $T1$ открыт, то в точке A $U_A=0$ и инжекционный ток от источника E_2 не может протекать через $D2$ и $D1$, так как раньше откроется переход база — эмиттер транзистора $T2$. Таким образом, когда $U_{вх} < -5$ В, транзистор $T2$ открыт, так

как в точке C $U_C = U_{бэ} \approx +0,75$ В. Следовательно, на выходе преобразователя $U_{\text{вых}} = U_{\text{и}}^0 \approx 0$. При $U_{\text{вх}} = U_{\text{М}}^1 = 0$ транзистор $T1$ запирается. Тогда потенциал в точке A понижается, отпирая диоды $D1$ и $D2$. Понижается также потенциал в точке C . Для обеспечения надежно запертого состояния транзистора $T2$ требуется $U_C = 0$. Следовательно,

$$E_2/R_2 = (2U_{\text{д}} - E_1)/R_1. \quad (7.8)$$

Предполагается, что диоды $D1$ и $D2$ идентичны. При изменении питающего напряжения E_1 или разбросе параметров диодов может оказаться, что $U_C < 0$. Это нежелательно, поскольку может послужить причиной пробоя $T2$. Поэтому в схему добавляется диод $D3$, идентичный диоду $D2$. Он фиксирует потенциал в точке B на уровне $-0,7$ В, следовательно, в точке C на уровне 0 . В этой схеме для увеличения помехозащищенности сверху ($U_{\text{п}}$) можно входной каскад построить аналогично входному каскаду предыдущей схемы.

Таким образом, все рассмотренные в этом параграфе схемы преобразователей МДП \rightarrow И²Л содержат одновременно полевые и биполярные транзисторы и поэтому неудобны для интегрального монолитного исполнения. Но они могут быть изготовлены в гибридном исполнении с использованием бескорпусных приборов.

ЗАКЛЮЧЕНИЕ

Мы рассмотрели немало схем преобразователей уровней для различных классов логических элементов. Некоторые из них выпускаются промышленностью в виде полупроводниковых или гибридных микросхем и широко применяются при проектировании микроэлектронной аппаратуры. Другие достаточно хорошо отработаны и могут быть применены в инженерной практике. Третьи, по-видимому, еще «сырые», нуждаются в доработке и не исключено, что некоторые из них будут отвергнуты практикой. Вероятно, немало хороших схем вообще осталось вне поля зрения. Так что, ни в коей мере не претендуя на полноту охвата как типов рассмотренных логических элементов, так и возможных вариантов рассмотренных схем преобразователей, мы попытались в более или менее систематической форме, но весьма кратко описать существующие в настоящее время вари-

анты схем преобразователей с точки зрения схемотехники, с целью оказания посильной помощи специалистам, занимающимся проектированием интегральных микросхем и микроэлектронной аппаратуры на них. Более подробный количественный анализ статических и динамических характеристик рассмотренных схем не входил в нашу задачу, так как это излишне загромодило бы книгу. При необходимости это может сделать сам читатель, тем более что базовые ТТЛ-, ЭСЛ-, И²Л- и МДП-схемы достаточно хорошо проанализированы в литературе.

В настоящее время существуют эффективные схемы преобразователей различных типов, пригодные для реализации в виде интегральных полупроводниковых или гибридных микросхем или многокристальных микросборок. Наибольшее число вариантов имеют и наиболее отработанными являются преобразователи ТТЛ→ЭСЛ и ТТЛ→МДП. Менее отработаны преобразователи ЭСЛ→И²Л и МДП→И²Л. Это можно объяснить тем, что ТТЛ-, ЭСЛ- и МДП-схемы известны давно и в настоящее время широко применяются в цифровой технике, в то время как И²Л-схемы появились сравнительно недавно и имеются пока только отдельные примеры их применения. Очевидно, с развитием микросхемотехники логических элементов появятся новые, более эффективные схемы преобразователей уровней.

СПИСОК ЛИТЕРАТУРЫ

1. **Справочник по интегральным схемам/Под ред. В. В. Тарабрина.** — М.: Энергия, 1977.—584 с.
2. **Аналоговые и цифровые интегральные схемы/Под ред. С. В. Якубовского.** — М.: Сов. радио, 1979.—336 с.
3. **Аваев Н. А., Дулин В. Н., Наумов Ю. Е.** Большие интегральные схемы с инжекционным питанием. — М.: Сов. радио, 1977.—248 с.
4. **Гладкий В. Н., Игнатьева Н. С., Михайлов А. С., Шеленкевич В. А.** Разработка и технология изготовления элементов перехода ЭСЛ—ТТЛ и ТТЛ—ЭСЛ. — Электронная техника, Сер. 6, 1975, вып. 4, с. 95—100.
5. **Пат. 3755693 (США).** Coupling circuit/ J. J. Lee.
6. **Turinsky G.** Integrierbare pegelwandler. — Radio Fernsehen Elektronik, 1977, v. 26, № 16.
7. **Мкртчян С. О.** Проектирование логических устройств ЭВМ на нейронных элементах. — М.: Энергия, 1977.—200 с.
8. **Пат. 3766406 (США).** ECL to TTL converter/ R. W. Brayant, G. K. Tu.
9. **А. с. 557438 (СССР).** Устройство согласования/Авт. изобретения: Н. А. Аваев, Ю. Е. Наумов. — Оpubл. в Б. И., 1977, № 17.
10. **А. с. 513502 (СССР).** Устройство согласования ТТЛ-с МДП-интегральными схемами/Авт. изобретения: Ю. М. Герасимов, А. Н. Кармазинский, В. М. Гусаков, Б. В. Орлов, С. Д. Штанько. — Оpubл. в Б. И., 1976, №17.
11. **А.с. 558400 (СССР).** Устройство преобразования уровней напряжения/Авт. изобретения: Ю. М. Герасимов, А. Н. Кармазинский, В. М. Гусаков, А. А. Красильников, Б. В. Трушин. — Оpubл. в Б.И., 1977, № 18.
12. **А.с.327610 (СССР).** Согласующее устройство/Авт. изобр.: П. В. Сивоброд, Г. П. Липовецкий, В. В. Проценко и Ю. И. Лещенко. — Оpubл. в Б.И., 1972, №5.
13. **CMOS logic elements interface easily.** — Electronic Design, 1973, v. 21, № 5, p. 66—70.
14. **А.с. 661797 (СССР).** Устройство согласования на МДП-транзисторах/Авт. изобр.: С. А. Моралев, В. П. Сидоренко, А. Я. Сирота, Ю. В. Прокофьев, Ю. В. Таякин. — Оpubл. в Б. И., 1979, № 17.
15. **Игумнов Д. В., Николаевский И. Ф.** Транзисторы в микрорежиме. — М.: Сов. радио, 1978. — 136 с.

ОГЛАВЛЕНИЕ

Предисловие	3
1. Основные классы интегральных логических схем и их характеристики	5
2. Преобразователи уровней ТТЛ\rightleftharpoonsЭСЛ	8
2.1. Преобразователи ТТЛ \rightarrow ЭСЛ	8
2.2. Преобразователи ЭСЛ \rightarrow ТТЛ	15
3. Преобразователи уровней ТТЛ\rightleftharpoonsИ²Л	23
3.1. Некоторые особенности И ² Л-схем	23
3.2. Преобразователи ТТЛ \rightarrow И ² Л	25
3.3. Преобразователи И ² Л \rightarrow ТТЛ	29
4. Преобразователи уровней ТТЛ\rightleftharpoonsМДП	31
4.1. Преобразователи ТТЛ \rightarrow МДП	31
4.2. Преобразователи МДП \rightarrow ТТЛ	38
4.3. Преобразователи МДП \rightarrow МДП	43
5. Преобразователи уровней ЭСЛ\rightleftharpoonsИ²Л	45
5.1. Преобразователи ЭСЛ \rightarrow И ² Л	45
5.2. Преобразователи И ² Л \rightarrow ЭСЛ	48
6. Преобразователи уровней ЭСЛ\rightleftharpoonsМДП	50
6.1. Преобразователи ЭСЛ \rightarrow МДП	50
6.2. Преобразователи МДП \rightarrow ЭСЛ	54
7. Преобразователи уровней И²Л\rightleftharpoonsМДП	56
7.1. Преобразователи И ² Л \rightarrow МДП	56
7.2. Преобразователи МДП \rightarrow И ² Л	60
Заключение	62
Список литературы	64

15 к.

«РАДИО И СВЯЗЬ»